

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10335546 A

(43) Date of publication of application: 18.12.98

(51) Int. CI

H01L 23/32 H01L 25/00

(21) Application number: 09136852

(22) Date of filing: 27.05.97

(71) Applicant:

FUJITSU LTD

(72) Inventor:

SATO MITSUTAKA FUJISAWA TETSUYA MARUYAMA SHIGEYUKI

KASAI JUNICHI

KAWAHARA TOSHISANE

HAMANO TOSHIO
KUBOTA YOSHIHIRO
OOSAWA MITSUHIRO
YONEDA YOSHIYUKI
TSUJI KAZUTO

MATSUKI HIROHISA

(54) SEMICONDUCTOR DEVICE, SOCKET FOR SEMICONDUCTOR DEVICE, AND SEMICONDUCTOR DEVICE MODULE

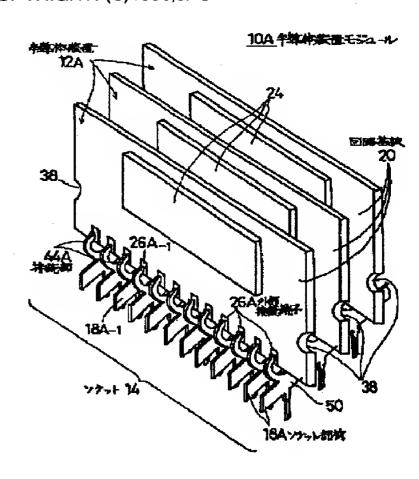
(57) Abstract:

PROBLEM TO BE SOLVED: To easily change the memory capacities of a semiconductor device, a socket for semiconductor device, and a semiconductor device module which can be used ideally as a high-speed memory and a high-speed memory module while the sizes of the device, socket, and module are reduced.

SOLUTION: Semiconductor devices 12A which are electrically connected to one semiconductor chip having a large memory capacity through wiring formed on a circuit board 20 on which outside connecting terminals 26A are formed of circuit boards 20 are constituted so that the devices 12A may be attached to a socket 14 constituted of a plurality of socket members 18A in detachable states. addition. ln а plurality connecting sections 44A which hold the semiconductor devices 12A in attachable/detachable states and are electrically connected to the outside connecting terminals 26A when the devices 12A are attached, a coupling section 50 which couples the connecting sections 44A with each other and, at the same time, electrically connects the sections 44A to each other,

and mounting terminal sections mounted on the mounting substrates are provided.

COPYRIGHT: (C) 1998, JPO



(19)日本国特許庁(JP)

25/00

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平10-335546

(43)公開日 平成10年(1998)12月18日

(51) Int.Cl.⁶ H01L 23/32

識別記号

 \mathbf{F} I

H01L 23/32

25/00

Α

審査請求 未請求 請求項の数27 OL (全 26 頁)

(21)出願番号

特願平9-136852

(22)出願日

平成9年(1997)5月27日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番

1号

(72)発明者 佐藤 光孝

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

(72)発明者 藤沢 哲也

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

(74)代理人 弁理士 伊東 忠彦

最終頁に続く

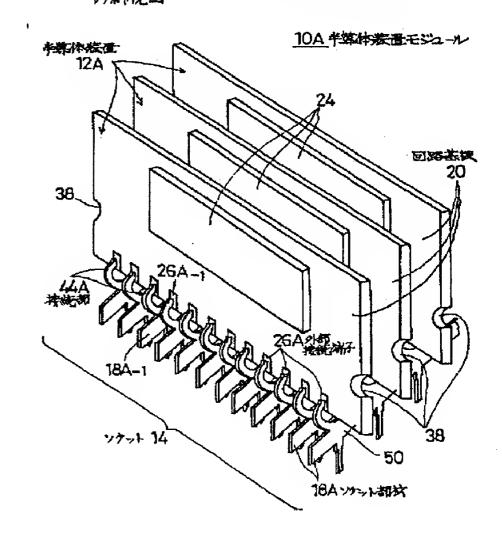
(54) 【発明の名称】 半導体装置及び半導体装置用ソケット及び半導体装置モジュール

(57)【要約】

【課題】本発明は高速メモリ及び高速メモリモジュール として用いて好適な半導体装置及び半導体装置用ソケッ ト及び半導体装置モジュールに関し、小型化を図りつつ メモリ容量の変更を容易に行いうる構成とすることを課 題とする。

【解決手段】回路基板20上に高メモリ容量を有した1個 の半導体チップと外部接続端子26A が形成された基板に 形成された配線を介して電気的に接続されており、前記 回路基板の一側縁に配設された半導体装置12A を複数の ソケット部材18により構成されるソケット14に対し装着 脱可能な構成とする。また、ソケット部材を、半導体装 置12A を装着脱自在に保持すると共に装着状態において 前記外部接続端子26A と電気的に接続する複数の接続部 44A と、この複数の接続部44A を連結すると共に電気的 に接続する連結部50と、実装基板に接続される実装端子 部52A とを有した構成とする。

本発明の第1実施例である半導体を畳モジュール の斜視団



【特許請求の範囲】

【請求項1】 高メモリ容量を有した1 個の半導体チップと、

前記半導体チップを搭載する回路基板と、

前記回路基板に搭載された半導体チップを封止する封止樹脂と、

前記半導体チップと前記回路基板に形成された配線を介して電気的に接続されており、前記回路基板の一側縁に 配設されると共に被実装体に対し装着脱可能な構成とされた複数の外部接続端子とを具備することを特徴とする 半導体装置。

【請求項2】 請求項1記載の半導体装置において、 前記外部接続端子が、前記回路基板の前記半導体チップ が搭載されるチップ搭載面,またはその背面,または下 端面の内、少なくとも何れかの面に配設されていること を特徴とする半導体装置。

【請求項3】 請求項1記載の半導体装置において、 前記外部接続端子を前記回路基板の前記半導体チップが 搭載されるチップ搭載面と前記チップ搭載面の背面との 夫々に形成すると共に、前記チップ搭載面における外部 接続端子の形成位置と、前記背面における外部接続端子 の形成位置とをずらしたことを特徴とする半導体装置。

【請求項4】 請求項1乃至3のいずかれに記載の半導体装置において、

前記外部接続端子に、内側に向け窪んだ形状のポケット 部を形成したことを特徴とする半導体装置。

【請求項5】 請求項1乃至4のいずかれに記載の半導体装置において、

前記回路基板の前記半導体チップが搭載されるチップ搭載面の背面に、前記半導体チップと同一或いは、それより大きい面積を有する放熱部材を配設したことを特徴とする半導体装置。

【請求項6】 請求項5記載の半導体装置において、 前記放熱部材に、前記回路基板の前記外部接続端子が形 成された一側縁と異なる側縁の内、少なくとも何れか一 側縁から外側に向けて延出した延出部を形成したことを 特徴とする半導体装置。

【請求項7】 請求項1乃至6のいずかれに記載の半導体装置において、

前記回路基板に位置決め部を形成したことを特徴とする 半導体装置。

【請求項8】 請求項1乃至7のいずかれに記載の半導体装置において、

前記半導体チップと前記配線とは、ワイヤボンディング またはフリップチップボンディングまたはTAB (テー ブオートメイテッドボンディング) の何れかのボンディ ングにより接続された構成であることを特徴とする半導 体装置。

【請求項9】 外部接続端子を有しメモリとして機能する半導体装置が複数個立設状態で装着される構成とされ

ており、前記半導体装置に設けられた前記外部接続端子 の形成位置に対応して並設される複数のソケット部材に より構成される半導体装置用ソケットであって、

前記ソケット部材が、

前記半導体装置を装着脱自在に保持すると共に、装着状態において複数の前記半導体装置の各々に設けられた前 記外部接続端子と電気的に接続する複数の接続部と、

前記複数の接続部を連結すると共に電気的に接続する連結部と、

実装基板に接続される実装端子部とを有する構成とした ことを特徴とする半導体装置用ソケット。

【請求項10】 請求項9記載の半導体装置用ソケットにおいて、

前記接続部は、協働して略C字形状をなす第1及び第2 のコンタクトにより構成されることを特徴とする半導体 装置用ソケット。

【請求項11】 請求項10記載の半導体装置用ソケットにおいて、

前記第1及び第2のコンタクトの前記外部接続端子と接触する接点部を、前記第1のコンタクトの接点部と第2のコンタクトの接点部とで、前記半導体装置の装着方向にずらして配置したことを特徴とする半導体装置用ソケット。

【請求項12】 請求項9乃至11のいずれかに記載の 半導体装置用ソケットにおいて、

前記第1及び第2のコンタクトの間位置に、前記半導体装置が嵌挿される係止凹部を形成したことを特徴とする 半導体装置用ソケット。

【請求項13】 請求項9乃至12のいずれかに記載の 半導体装置用ソケットにおいて、

前記第1及び第2のコンタクトの前記外部接続端子と接触する接点部が、前記各コンタクトにおいて複数個形成されていることを特徴とする半導体装置用ソケット。

【請求項14】 請求項9乃至13のいずれかに記載の 半導体装置用ソケットにおいて、

前記接続部を、前記半導体装置に設けられた外部接続端 子の特性に応じて選択的に配設したことを特徴とする半 導体装置用ソケット。

【請求項15】 請求項9乃至14のいずれかに記載の 半導体装置用ソケットにおいて、

前記連結部を、前記半導体装置に設けられた外部接続端 子の特性に応じて切断した構成としたことを特徴とする 半導体装置用ソケット。

【請求項16】 請求項9乃至15のいずれかに記載の 半導体装置用ソケットにおいて、

前記実装端子部は表面実装に対応した構成とされていることを特徴とする半導体装置用ソケット。

【請求項17】 請求項9乃至15のいずれかに記載の 半導体装置用ソケットにおいて、

前記実装端子部は挿入実装に対応した構成とされている

ことを特徴とする半導体装置用ソケット。

【請求項18】 請求項9乃至17のいずれかに記載の 半導体装置用ソケットにおいて、

前記接続部の中心位置と前記実装端子部の中心位置とをずらして配置したことを特徴とする半導体装置用ソケット。

【請求項19】 請求項9乃至18のいずれかに記載の 半導体装置用ソケットにおいて、

前記ソケット部材を前記半導体装置に設けられた前記外 部接続端子の形成位置に位置決めし並設させる位置決め 機構を設けたことを特徴とする半導体装置用ソケット。

【請求項20】 請求項19記載の半導体装置用ソケットにおいて、

前記位置決め機構は、

前記ソケット部材に形成された位置決め突起と、

前記位置決め突起と係合する位置決め孔を有するフレーム部材とにより構成されることを特徴とする半導体装置 用ソケット。

【請求項21】 請求項19記載の半導体装置用ソケットにおいて、

前記位置決め機構は、

前記ソケット部材の一部を封止する位置決め樹脂により構成されることを特徴とする半導体装置用ソケット。

【請求項22】 請求項9乃至21のいずれかに記載の 半導体装置用ソケットにおいて、

前記接続部が、前記半導体装置を斜めに傾けて装着する構成としたことを特徴とする半導体装置用ソケット。

【請求項23】 請求項1乃至8のいずれかに記載の前 記半導体装置が複数個装着される構成とされており、前 記半導体装置に設けられた前記外部接続端子の形成位置 に対応して並設される複数のソケット部材と、装着され た半導体装置を保持するハウジングとにより構成される 半導体装置用ソケットであって、

前記ソケット部材が、

装着状態において複数の前記半導体装置の各々に設けられた前記外部接続端子と電気的に接続する複数のコンタクトピン部と、

前記複数のコンタクトピン部を連結すると共に電気的に接続する連結部と、

実装基板に接続される実装端子部とを有する構成とした ことを特徴とする半導体装置用ソケット。

【請求項24】 請求項1乃至8のいずれかに記載の前 記半導体装置が複数個装着される構成とされており、前 記半導体装置に設けられた前記外部接続端子の形成位置 に対応して並設される複数のソケット部材を具備する半 導体装置用ソケットであって、

前記ソケット部材が、

装着状態において複数の前記半導体装置の各々に設けられた前記外部接続端子と電気的に接続する複数のコンタクトビン部と、

前記複数のコンタクトピン部を連結すると共に電気的に 接続する連結部と、

実装基板に接続される実装端子部と、

前記コンタクトピン部を、前記外部接続端子と接続する 接続位置と、接続を解除する解除位置との間で移動させ る中間板とを有する構成としたことを特徴とする半導体 装置用ソケット。

【請求項25】 請求項1乃至8のいずれかに記載の前 記半導体装置が複数個装着される構成とされており、前 記半導体装置に設けられた前記外部接続端子の形成位置 に対応して並設される複数のソケット部材を具備する半 導体装置用ソケットであって、

前記ソケット部材が、

装着状態において複数の前記半導体装置の各々に設けられた前記外部接続端子と電気的に接続する複数のコンタクトピン部と、

前記複数のコンタクトピン部を連結すると共に電気的に接続する連結部と、

実装基板に接続される実装端子部とを有する構成とする共に、

前記半導体装置を、前記外部接続端子と接続する接続位置と、接続を解除する解除位置との間で移動させる移動 板を設けたことを特徴とする半導体装置用ソケット。

【請求項26】 請求項1乃至8のいずれかに記載の半 導体装置を、請求項9乃至25のいずれかに記載の半導 体装置用ソケットに複数個装着した構成としたことを特 徴とする半導体装置モジュール。

【請求項27】・請求項6記載の半導体装置を、請求項9乃至25のいずれかに記載の半導体装置用ソケットに複数個装着すると共に、

前記延出部に熱的に接続された放熱板を設けたことを特徴とする半導体装置モジュール。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は半導体装置及び半導体装置用ソケット及び半導体装置モジュールに係り、特に高速メモリ及び高速メモリモジュールとして用いて好適な半導体装置及び半導体装置用ソケット及び半導体装置モジュールに関する。近年、メモリとして用いられる半導体装置(例えば、DRAM等)においては高速化、大容量化が進められている。このDRAM等の半導体装置は、パーソナルコンピュータ、ワークステーション等のOA機器の記憶装置として用いられている。

【0002】また、OA機器のメモリ容量は増大する傾向にあり、よってユーザがOA機器の使用目的に応じてメモリ容量の増大を可能な構成とする必要がある。

[0003]

【従来の技術】一般に、パーソナルコンピュータ,ワークステーション等のOA機器においてメモリ容量の増設を行なう場合には、半導体装置モジュールをOA機器本

体に装着することにより行なってる。この半導体装置モジュールは、DRAMモジュールまたはSIMM (Sing le InLine Memory Module)と呼ばれるものであり、回路基板上に複数の半導体装置 (DRAM) が搭載されると共に、回路基板の一側縁に外部接続端子が形成された構成とされている。そして、OA機器内に配設されたソケットに半導体装置モジュールを装着脱することにより、所望のメモリ容量を実現する構成とされている。また、現在市販されている半導体装置モジュールのメモリ容量は、16MB,32MBが主流となっている。

【0004】ところで、近年の半導体製造技術の向上に伴い、半導体チップ高密度化,高速化が進み、1個の半導体チップで32MBのメモリ容量を持たせることも可能となってきている。従って、このような大容量を有した半導体チップを搭載した半導体装置は、一つの半導体装置で従来の半導体装置モジュールと等価の機能を奏することとなる。

[0005]

【発明が解決しようとする課題】ここで、従来の半導体装置の実装構造に注目すると、半導体装置を実装基板に実装するには半田付けが用いられており、半導体装置と実装基板の電気的接続及び機械的接続を一括的に行なう方法が一般的であった。また例外的には、CPU等の半導体装置では、実装基板にソケットを配設し、このソケットに半導体装置を装着することにより実装を行なうことが行なわれている。これは、CPU等の半導体装置は、OA機器内に少数(1個或いは2個)しか搭載されないため、ソケットを用いた実装構造としてもOA機器の小型化が阻害されないためである。

【0006】これに対し、DRAM等のメモリとして機能する半導体装置はOA機器内に多数個配設されるものであるため、個々の半導体装置を夫々ソケットを用いて実装基板に実装する実装構造では実装基板が大型化してしまう。このため、DRAM等の半導体装置は、上記のように半田付けにより実装基板に実装されていた。また、上記のようにOA機器のメモリ容量変更の要望に対応するためには、上記した半導体装置モジュールを用い、回路基板に複数個の半導体装置(DRAM)が半田付けされた半導体装置モジュールをOA機器内のソケットに装着脱することにより、複数個の半導体装置を一括的にOA機器に実装する構成が取られていた。

【0007】しかるに、上記したように半導体装置自体のメモリ容量が増大し、従来の半導体装置モジュールと等価に使用することが可能となると、〇A機器のメモリ容量変更の要望に対応させるには、半導体装置を〇A機器に装着脱可能な構成とする必要が生じる。ところが従来では、半導体装置(DRAM)は回路基板或いは実装基板に半田付けにより固定される実装構造であったため、回路基板或いは実装基板に対し半導体装置を装着脱することができず、よってユーザの要求に応じてメモリ

容量の変更を行なうことができないという問題点があった。

【0008】また、更なるメモリ容量の高容量化を図るためには、高容量化が図られた半導体チップを搭載した半導体装置を複数個まとめ、モジュール化することも考えられる。本発明は上記の点に鑑みてなされたものであり、小型化を図りつつメモリ容量の変更を容易に行いうる半導体装置及び半導体装置用ソケット及び半導体装置モジュールを提供することを目的とする。

[0009]

【課題を解決するための手段】上記の課題は、次に述べる各手段を講じることにより解決することができる。請求項1記載の発明では、高メモリ容量を有した1個の半導体チップと、前記半導体チップを搭載する回路基板と、前記回路基板に搭載された半導体チップを封止する封止樹脂と、前記半導体チップと前記回路基板に形成された配線を介して電気的に接続されており、前記回路基板の一側縁に配設されると共に被実装体に対し装着脱可能な構成とされた複数の外部接続端子とを具備することを特徴とするものである。

【0010】また、請求項2記載の発明では、前記請求項1記載の半導体装置において、前記外部接続端子が、前記回路基板の前記半導体チップが搭載されるチップ搭載面,またはその背面,または下端面の内、少なくとも何れかの面に配設されていることを特徴とするものである。

【0011】また、請求項3記載の発明では、前記請求項1記載の半導体装置において、前記外部接続端子を前記回路基板の前記半導体チップが搭載されるチップ搭載面と前記チップ搭載面の背面との夫々に形成すると共に、前記チップ搭載面における外部接続端子の形成位置と、前記背面における外部接続端子の形成位置とをずらしたことを特徴とするものである。

【0012】また、請求項4記載の発明では、前記請求 項1乃至3のいずかれに記載の半導体装置において、前 記外部接続端子に、内側に向け窪んだ形状のポケット部 を形成したことを特徴とするものである。また、請求項 5記載の発明では、前記請求項1乃至4のいずかれに記 載の半導体装置において、前記回路基板の前記半導体チ ップが搭載されるチップ搭載面の背面に、前記半導体チ ップと同一或いは、それより大きい面積を有する放熱部 材を配設したことを特徴とするものである。

【0013】また、請求項6記載の発明では、前記請求項5記載の半導体装置において、前記放熱部材に、前記回路基板の前記外部接続端子が形成された一側縁と異なる側縁の内、少なくとも何れか一側縁から外側に向けて延出する延出部を形成したことを特徴とするものである。

【0014】また、請求項7記載の発明では、前記請求項1乃至6のいずかれに記載の半導体装置において、前

記回路基板に位置決め部を形成したことを特徴とするものである。また、請求項8記載の発明では、前記請求項1乃至7のいずかれに記載の半導体装置において、前記半導体チップと前記配線とは、ワイヤボンディングまたはフリップチップボンディングまたはTAB (テープオートメイテッドボンディング) の何れかのボンディングにより接続された構成であることを特徴とするものである。

【0015】また、請求項9記載の発明では、外部接続端子を有しメモリとして機能する半導体装置が複数個立設状態で装着される構成とされており、前記半導体装置に設けられた前記外部接続端子の形成位置に対応して並設される複数のソケット部材により構成される半導体装置用ソケットであって、前記ソケット部材が、前記半導体装置を装着脱自在に保持すると共に、装着状態において複数の前記半導体装置の各々に設けられた前記外部接続端子と電気的に接続する複数の接続部と、前記複数の接続部を連結すると共に電気的に接続する連結部と、実装基板に接続される実装端子部とを有する構成としたことを特徴とするものである。

【0016】また、請求項10記載の発明では、前記請求項9記載の半導体装置用ソケットにおいて、前記接続部は、協働して略C字形状をなす第1及び第2のコンタクトにより構成されることを特徴とするものである。また、請求項11記載の発明では、前記請求項10記載の半導体装置用ソケットにおいて、前記第1及び第2のコンタクトの前記外部接続端子と接触する接点部を、前記第1のコンタクトの接点部と第2のコンタクトの接点部とで、前記半導体装置の装着方向にずらして配置したことを特徴とするものである。

【0017】また、請求項12記載の発明では、前記請求項9乃至11のいずれかに記載の半導体装置用ソケットにおいて、前記第1及び第2のコンタクトの間位置に、前記半導体装置が嵌挿される係止凹部を形成したことを特徴とするものである。また、請求項13記載の発明では、前記請求項9乃至12のいずれかに記載の半導体装置用ソケットにおいて、前記第1及び第2のコンタクトの前記外部接続端子と接触する接点部が、前記各コンタクトにおいて複数個形成されていることを特徴とするものである。

【0018】また、請求項14記載の発明では、前記請求項9乃至13のいずれかに記載の半導体装置用ソケットにおいて、前記接続部を、前記半導体装置に設けられた外部接続端子の特性に応じて選択的に配設したことを特徴とするものである。また、請求項15記載の発明では、前記請求項9乃至14のいずれかに記載の半導体装置用ソケットにおいて、前記連結部を、前記半導体装置に設けられた外部接続端子の特性に応じて切断した構成としたことを特徴とするものである。

【0019】また、請求項16記載の発明では、前記請

求項9乃至15のいずれかに記載の半導体装置用ソケットにおいて、前記実装端子部は表面実装に対応した構成とされていることを特徴とするものである。また、請求項17記載の発明では、前記請求項9乃至15のいずれかに記載の半導体装置用ソケットにおいて、前記実装端子部は挿入実装に対応した構成とされていることを特徴とするものである。

【0020】また、請求項18記載の発明では、前記請求項9乃至17のいずれかに記載の半導体装置用ソケットにおいて、前記接続部の中心位置と前記実装端子部の中心位置とをずらして配置したことを特徴とするものである。また、請求項19記載の発明では、前記請求項9乃至18のいずれかに記載の半導体装置用ソケットにおいて、前記ソケット部材を前記半導体装置に設けられた前記外部接続端子の形成位置に位置決めし並設させる位置決め機構を設けたことを特徴とするものである。

【0021】また、請求項20記載の発明では、前記請求項19記載の半導体装置用ソケットにおいて、前記位置決め機構は、前記ソケット部材に形成された位置決め突起と、前記位置決め突起と係合する位置決め孔を有するフレーム部材とにより構成されることを特徴とするものである。

【0022】また、請求項21記載の発明では、前記請求項19記載の半導体装置用ソケットにおいて、前記位置決め機構は、前記ソケット部材の一部を封止する位置決め樹脂により構成されることを特徴とするものである。

【0023】また、請求項22記載の発明では、前記請 求項9乃至21のいずれかに記載の半導体装置用ソケッ トにおいて、前記接続部が、前記半導体装置を斜めに傾 けて装着する構成としたことを特徴とするものである。 また、請求項23記載の発明では、前記請求項1乃至8 のいずれかに記載の半導体装置が複数個装着される構成 とされており、前記半導体装置に設けられた前記外部接 続端子の形成位置に対応して並設される複数のソケット 部材と、装着された半導体装置を保持するハウジングと により構成される半導体装置用ソケットであって、前記 ソケット部材が、装着状態において複数の前記半導体装 置の各々に設けられた前記外部接続端子と電気的に接続 する複数のコンタクトピン部と、前記複数のコンタクト ビン部を連結すると共に電気的に接続する連結部と、実 装基板に接続される実装端子部とを有する構成としたこ とを特徴とするものである。

【0024】また、請求項24記載の発明では、前記請求項1乃至8のいずれかに記載の半導体装置が複数個装着される構成とされており、前記半導体装置に設けられた前記外部接続端子の形成位置に対応して並設される複数のソケット部材を具備する半導体装置用ソケットであって、前記ソケット部材が、装着状態において複数の前記半導体装置の各々に設けられた前記外部接続端子と電

気的に接続する複数のコンタクトピン部と、前記複数の コンタクトピン部を連結すると共に電気的に接続する連 結部と、実装基板に接続される実装端子部と、前記コン タクトピン部を、前記外部接続端子と接続する接続位置 と、接続を解除する解除位置との間で移動させる中間板 とを有する構成としたことを特徴とするものである。

【0025】また、請求項25記載の発明では、前記請求項1乃至8のいずれかに記載の半導体装置が複数個装着される構成とされており、前記半導体装置に設けられた前記外部接続端子の形成位置に対応して並設される複数のソケット部材を具備する半導体装置用ソケットであって、前記ソケット部材が、装着状態において複数のコンタクトピン部と、前記複数のコンタクトピン部を連結すると共に電気的に接続する連結部と、実装基板に接続される実装端子部とを有する構成とする共に、前記半導体装置を、前記外部接続端子と接続する接続位置と、接続を解除する解除位置との間で移動させる移動板を設けたことを特徴とするものである。

【0026】また、請求項26記載の発明に係る半導体装置モジュールでは、前記請求項1乃至8のいずれかに記載の半導体装置を、前記請求項9乃至25のいずれかに記載の半導体装置用ソケットに複数個装着した構成としたことを特徴とするものである。更に、請求項27記載の発明に係る半導体装置モジュールでは、前記請求項6記載の半導体装置を、前記請求項9乃至25のいずれかに記載の半導体装置用ソケットに複数個装着すると共に、前記延出部に熱的に接続された放熱板を設けたことを特徴とするものである。

【0027】上記した各手段は、次のように作用する。 請求項1記載の発明によれば、半導体チップは高メモリ 容量を有しているため、1個の半導体チップで従来の半 導体装置モジュールと等価のメモリ容量を実現すること ができる。また、回路基板は半導体チップを搭載し、ま た封止樹脂は回路基板に搭載された半導体チップを封止 し保護する。

【0028】また、半導体チップと外部接続端子は回路 基板に形成された配線を介して電気的に接続されている ため、外部接続端子を被実装体に装着することにより、 被実装体と半導体チップを電気的接続することができ る。この際、外部接続端子は被実装体に対し装着脱可能 な構成とされているため、本請求項に係る高メモリ容量 を有した半導体装置を被実装体に対し装着脱可能とな る。このため、例えば被実装体が〇A機器であった場合 には、そのメモリ容量の変更を半導体装置を装着脱する ことにより行なうことが可能となる。

【0029】また、請求項2記載の発明によれば、外部接続端子を回路基板の半導体チップが搭載されるチップ搭載面,またはその背面,または下端面の内、少なくと

も何れかの面に配設したことにより、種々の接続形態に 対応させることができる。また、請求項3記載の発明に よれば、外部接続端子を回路基板のチップ搭載面とその 背面との夫々に形成すると共に、チップ搭載面における 外部接続端子の形成位置と、背面における外部接続端子の形成位置とをずらすことにより、各面全体としての外部接続端子の配設ビッチを縮小することができる。 また、請求項4記載の発明によれば、外部接続端子に内側に向け窪んだ形状のポケット部を形成したことにより、被実装体との接続面積が増大し電気的接続性を向上させることができる。また、ポケット部を位置決め機構として用いることもできるため、装着時における半導体装置と被実装体との位置決め精度が向上し、確実な接続を行なうことが可能となる。

【0030】また、請求項5記載の発明によれば、回路 基板の半導体チップが搭載されるチップ搭載面の背面 に、半導体チップと同一或いはそれより大きい面積を有 する放熱部材を配設したことにより、半導体チップで発 生した熱を効率よく放熱することができる。また、請求 項6記載の発明によれば、放熱部材に回路基板の外部接 続端子が形成された一側縁と異なる側縁の内、少なくと も何れか一側縁から外側に向けて延出して延出部を形成 したことにより、この延出部を半導体装置の実装時にお ける位置決めとして用いることができ、被実装体との位 置決め精度が向上させることができる。また、この延出 部に他の放熱機構を接続することも可能となる。

【0031】また、請求項7記載の発明によれば、回路 基板に位置決め部を形成したことにより、この位置決め 部に基づき半導体装置と被実装体とを位置決めできるため、位置決め精度が向上し、よって外部接続端子が高密 度化しても確実な接続を行なうことが可能となる。また、請求項8記載の発明によれば、半導体チップと配線 とをワイヤボンディング、フリップチップボンディング、TAB(テープオートメイテッドボンディング)の 何れかのボンディングにより接続さしたことにより、これらのボンディング法は一般の半導体製造工程においても用いられているものであるため、既存の設備の変更を 伴うことなく半導体チップと配線との接続を行なうこと ができる。

【0032】また、請求項9記載の発明によれば、半導体装置用ソケットは、複数個の半導体装置を立設状態で装着する構成とされているため、半導体装置の実装密度を向上させることができる。また、半導体装置用ソケットを構成するソケット部材は、半導体装置に設けられた外部接続端子の形成位置に対応して並設された構成とされている。このため、メモリとして機能する複数の半導体装置において、同種の外部接続端子を接続する配線としてソケット部材を用いることができる。

【0033】また、ソケット部材を構成する複数の接続

部は、半導体装置を装着脱自在に保持する構成であるため、半導体装置用ソケットに対し高メモリ容量を有した半導体装置を装着脱可能となる。このため、半導体装置用ソケットを実装端子部を介して実装基板(例えば、OA機器の実装基板)に配設した場合には、半導体装置用ソケットに半導体装置を装着脱することにより、OA機器のメモリ容量の変更を行なうことが可能となる。

【0034】また、外部接続端子と接続する各接続部は、連結部により電気的に接続された構成とされているため、上記のように複数の半導体装置の夫々に配設されている同種の外部接続端子をソケット部材により電気的に接続することができる。また、請求項10記載の発明によれば、協働して略C字形状をなす第1及び第2のコンタクトにより接続部が構成されているため、半導体装置との電気的接続及び半導体装置の保持を行なうことができる。よって、極めて簡単な構成で半導体装置との接続及び保持を行なうことができると共に、第1及び第2のコンタクトの電気的抵抗の低減を図ることができる。また、1回のプレス加工で形成することが可能であるため、半導体装置用ソケットを容易に製造することができる。

【0035】また、請求項11記載の発明によれば、第 1のコンタクトの接点部と第2のコンタクトの接点部を 半導体装置の装着方向に対しずらして配置したことによ り、装着時における半導体装置を保持する力(挟持力) を大きく維持しつつ、各接点部の実質的な離間距離を大 きくすることができる。これにより、第1及び第2のコ ンタクトの形成を容易に行なうことが可能となる。

【0036】また、請求項12記載の発明によれば、第1及び第2のコンタクトの間位置に半導体装置が嵌挿される係止凹部を形成したことにより、装着状態において半導体装置は第1及び第2のコンタクトによる保持と共に係止凹部との係合力によっても保持されるため、半導体装置の保持をより確実に行なうことができる。

【0037】また、請求項13記載の発明によれば、第1及び第2のコンタクトの外部接続端子と接触する接点部を各コンタクトにおいて複数個形成したことにより、装着状態において半導体装置は複数の位置で保持及び電気的接続が行なわれることとなる。よって、装着時における半導体装置の保持を確実に行なうことができると共に、半導体装置と半導体装置用ソケットの電気的接続性を向上させることができる。

【0038】また、請求項14記載の発明によれば、半導体装置に設けられた外部接続端子の特性に応じ、接続部を選択的に配設したことにより、メモリとして機能する複数の半導体装置において共通化できる外部接続端子については、接続部を配設することにより各半導体装置間で外部接続端子を電気的に接続することができる。

【0039】また、複数の半導体装置の内、特定の半導

体装置の外部接続端子にのみ信号を送信する必要がある場合には、特定の半導体装置の外部接続端子に対応する位置にのみ接続部を配設し、他の半導体装置に対応する位置には接続部を配設しない構成とする。これにより、特定の半導体装置の外部接続端子にのみ信号を送信することが可能となる。

【0040】また、請求項15記載の発明によれば、連結部を半導体装置に設けられた外部接続端子の特性に応じて切断した構成としたことにより、特定の半導体装置の外部接続端子にのみ信号を送信することが可能となる。例えば、複数の半導体装置の内、特定の半導体装置の外部接続端子にのみ信号を送信する必要がある場合には、特定の半導体装置の外部接続端子に対応する位置にまで引き出した位置で接続部を切断する。これにより、特定の半導体装置の外部接続端子にのみ信号を送信することができる。

【0041】また、請求項16または請求項17記載の発明によれば、実装端子部を実装形態に応じて適宜選択することができる。また、請求項18記載の発明によれば、接続部の中心位置と実装端子部の中心位置とをずらして配置したことにより、ソケット部材を並設した状態において実装端子部の配設ピッチを狭ピッチ化するとができ、高密度化された外部接続端子を有した半導体装置に対応することができる。

【0042】また、請求項19記載の発明によれば、ソケット部材を半導体装置に設けられた外部接続端子の形成位置に位置決めし並設させる位置決め機構を設けたことにより、ソケット部材の配設位置を高精度に決めることができ、よって装着される半導体装置との接続性を向上させることができる。

【0043】また、請求項20記載の発明によれば、請求項19記載の位置決め機構を、ソケット部材に形成された位置決め突起と、この位置決め突起と係合する位置決め孔を有するフレーム部材とにより構成したことにより、単に位置決め突起と位置決め孔を位置決めし、フレーム部材をソケット部材に装着するのみで、ソケット部材の位置決めを行なうことができる。よって、半導体装置とソケット部材との接続性を向上させることができる。

【0044】また、請求項21記載の発明によれば、請求項19記載の位置決め機構を、ソケット部材の一部を封止する位置決め樹脂により構成したことにより、ソケット部材は位置決め樹脂により所定位置に固定されるため、半導体装置とソケット部材との接続性を向上させることができる。

【0045】また、請求項22記載の発明によれば、接続部が半導体装置を斜めに傾けて装着する構成としたことにより、装着状態における半導体装置の高さを低くすることができるため、低背化が要求されてる機器に適用することが可能となる。また、請求項23記載の発明に

よれば、半導体装置用ソケットは、複数個の半導体装置を立設状態で装着する構成とされているため、半導体装置の実装密度を向上させることができる。また、半導体装置用ソケットを構成するソケット部材は、半導体装置に設けられた外部接続端子の形成位置に対応して並設された構成とされている。このため、メモリとして機能する複数の半導体装置において、同種の外部接続端子を接続する配線としてソケット部材を用いることができる。

【0046】また、ソケット部材を構成するハウジングは、半導体装置を装着脱自在に保持する構成であるため、半導体装置用ソケットに対し高メモリ容量を有した半導体装置を装着脱可能となる。このため、半導体装置用ソケットを実装端子部を介して実装基板(例えば、OA機器の実装基板)に配設した場合には、半導体装置用ソケットに半導体装置を装着脱することにより、OA機器のメモリ容量の変更を行なうことが可能となる。

【0047】また、外部接続端子と接続する各接続部は、連結部により電気的に接続された構成とされているため、上記のように複数の半導体装置の夫々に配設されている同種の外部接続端子をソケット部材により電気的に接続することができる。また、請求項24記載の発明によれば、コンタクトピン部は、中間基板により外部接続端子と接続する接続位置と接続を解除する解除位置との間で移動する構成となる。このため、接続状態においては積極的にコンタクトピン部を外部接続端子と接続させることができ、よってコンタクトピン部と外部接続端子との電気的接続性を向上させることができる。

【0048】また、接続解除時においては、コンタクトピン部と外部接続端子とを確実に離間させることができるため、コンタクトピン部と外部接続端子との誤接続を防止することができる。また、請求項25記載の発明によれば、外部接続端子を設けた半導体装置は、移動板によりコンタクトピン部と接続する接続位置と、接続を解除する解除位置との間で移動する構成となる。このため、接続状態においては強制的にコンタクトピン部を外部接続端子と接続させることができ、よってコンタクトピン部と外部接続端子との電気的接続性を向上させることができる。

【0049】また、接続解除時においては、移動板により半導体装置は解除位置に強制的に移動されるため、コンタクトピン部と外部接続端子とを確実に離間させることができ、コンタクトピン部と外部接続端子との誤接続を防止することができる。また、請求項26記載の発明によれば、請求項1乃至8のいずれかに記載の半導体装置を、請求項9乃至25のいずれかに記載の半導体装置用ソケットに装着して半導体モジュールを構成したことにより、高メモリ容量を有した半導体装置を半導体装置用ソケットに対し装着脱可能となり、半導体モジュール全体としてのメモリ容量の変更を半導体装置の装着脱により容易に行なうことが可能となる。

【0050】更に、請求項27記載の発明によれば、半 導体装置に配設された放熱部材に形成された延出部に、 熱的に接続された放熱板を熱的に接続した構成で設ける ことにより、放熱効率を更に良好なものとすることがで きる。

[0051]

【発明の実施の形態】次に、本発明の実施の形態について図面と共に説明する。図1及び図2は、本発明の第1 実施例である半導体モジュール10Aを示している。この半導体モジュール10Aは、大略すると半導体装置1 2Aと半導体装置用ソケット14(以下、単にソケット という)とにより構成されている。

【0052】ソケット14は複数のソケット部材18Aにより構成されており、この複数のソケット部材18Aに複数の半導体装置12Aが装着されることにより半導体モジュール10Aが構成されている。この半導体モジュール10Aは、OA機器等に搭載された実装基板(図示せず)に配設されるこものである。以下、半導体モジュール10Aを構成する半導体装置12A及びソケット14の詳細について説明する。

【0053】図3,図4,及び図5(A)は、本発明の第1実施例である半導体装置12Aを示している。この半導体装置12Aは、大略すると回路基板20,半導体チップ22,封止樹脂24,外部接続端子26A,及び放熱部材36等により構成されている。尚、図3は回路基板20のチップ搭載面32を示しており、また図4はチップ搭載面32の反対の背面を示している。

【0054】回路基板20は、樹脂基板,セラミック基板,ガラスーエポキシ基板,フレキシブル基板,金属基板等、種々のものが適用可能であり、本実施例ではガラスーエポキシ基板を採用している。また、この回路基板20は、単層基板及び多層基板の双方を用いることが可能である。本実施例では、多層配線基板を用いており、よって配線28の引回しの自由度を向上させている。

【0055】また、配線28は回路基板20にパターン 形成されており、本実施例では回路基板20のチップ搭 載面32及び背面34の双方に形成された構成とされて いる。この配線28の内側端部は、半導体チップ22と 電気的に接続され、また配線28の外側端部は外部接続 端子26Aに接続されている。従って、半導体チップ2 2と外部接続端子26Aとは、配線28を介して電気的 に接続された構成となる。

【0056】半導体チップ22は、回路基板20のチップ搭載面32の略中央位置に搭載される。この半導体チップ22のチップ搭載面32への固定は、例えば接着剤を用いて行なわれる。また、半導体チップ22と配線28は、ワイヤ30により接続されている。ワイヤ30の配設は、周知のワイヤボンディング装置を用いて行なわれるため、既存の設備を用いて行なうことができる。

【0057】尚、半導体チップ22と配線28の電気的

接続(ボンディング)は、ワイヤボンディングに限定されるものではなく、フリップチップボンディング,TAB(Tape Automated Bonding)等を用いることも可能である。ところで、本発明が対象とする半導体チップ22は、メモリとして機能するものであり、かつそのメモリ容量は例えば1チップで32MB以上を実現できる高容量のメモリチップである。このように、半導体チップ22は高メモリ容量を有しているため、1個の半導体チップ22で従来の半導体装置モジュールと等価のメモリ容量を実現することができる。

【0058】上記構成とされた半導体チップ22は、回路基板20に搭載された後に封止樹脂24により封止される。この封止樹脂24により、半導体チップ22及びワイヤ30は保護される。外部接続端子26Aは、回路基板22の一側縁(図中、下縁部)に所定の間隔ピッチで一例に配設されている。この外部接続端子26Aは、被実装体となるソケット14に対し装着脱可能(即ち、抜き差し可能)な構成とされている。

【0059】このように、ソケット14に対し半導体装置12Aを装着脱可能な構成とすると、ソケット14と外部接続端子26Aとの間で摩擦が発生するおそれがある。このため、本実施例では摩擦強度を向上させるために、外部接続端子26Aの表面にパラジウム,ニッケル等の補強膜をメッキし、更にその上部には電気的接続性を向上させるために金メッキを施した構成としている。

【0060】放熱部材36は例えばアルミ等の導電性の 良好な金属板であり、その大きさは前記した半導体チッ プ22の大きさと同一、或いはそれより大きい面積を有 するよう構成されている。これは、放熱部材36の面積 が大きい程放熱特性が上昇するためである。この放熱部 材36は、例えば高熱伝導率を有した接着剤を用いて回 路基板20の背面34に固定される。

【0061】また、回路基板20の両側位置には、位置 決め溝38が形成されている。この位置決め溝38は、 回路基板20の切り出し工程において一括的に形成され るものであり、半導体装置12Aをソケット14に装着 する際、ソケット14と半導体装置12Aとの位置決め を行なうのに用いるものである。このように、回路基板 20に位置決め機構として機能する位置決め溝38を形 成しておくことにより、外部接続端子26Aが高密度に 多数配設された半導体装置12Aであっても、ソケット 14と半導体装置12Aとの位置決め処理を容易かつ正 確に行なうことができる。よって、ソケット14と半導 体装置12Aとの接続性を向上させることができる。

【0062】上記したように、半導体装置12Aに設けられた外部接続端子26Aは、被実装体となるソケット14に対し装着脱可能な構成とされている。このため、本実施例の構成によれば、高メモリ容量の半導体チップ22を搭載した(換言すれば従来の半導体装置モジュールと等価の機能を奏する)半導体装置12Aをソケット

14に対し自在に装着脱(抜き差し)することが可能となる。

【0063】よって、例えばソケット14をパーソナルコンピュータのようなOA機器に配設した場合には、ソケット14に対し半導体装置12Aを装着脱することによりメモリ容量の変更を行なうことが可能となる。図5(B)は、本発明の第2実施例である半導体装置12Bは、図5を示している。同図に示す半導体装置12Bは、図5(A)に示す第1実施例に係る半導体装置12Aに対

(A) に示す第1実施例に係る半導体装置12Aに対し、放熱部材36を取り除いた構成とされている。このように、半導体チップ22の発熱量が小さい場合には、必ずしも放熱部材36を設ける必要はない。

【0064】図5 (C) は、本発明の第3実施例である 半導体装置12Cを示している。同図に示す半導体装置 12Cは、放熱部材34Aの上端部を回路基板20の上 側縁20aから図中上方に向け延出させることにより、 延出部40を形成したことを特徴とするものである。こ のように、放熱部材34Aの一部に回路基板20から外 側に延出する延出部40を形成することにより、この延 出部40を半導体装置12Cの実装時における位置決め として用いることが可能となり、よってソケット14と 半導体装置12Cとの位置決め精度を向上させることが できる。また、この延出部40に他の放熱機構を接続 し、放熱特性を向上させることも可能となる(図31参 照)。

【0065】尚、延出部40の形成位置は回路基板20の上側縁20aに限定されるものではなく、回路基板20の外部接続端子26Aが形成された側縁を除く他の三側縁であれば、何れの側縁にも形成することは可能である。図6は、本発明の第4実施例である半導体装置12Dを示している。尚、図6は、半導体装置12Dの底面図であり、外部接続端子26B,26Cの形成状態を示している。

【0066】同図に示すように、回路基板20のチップ 搭載面32に形成された外部接続端子26B、及び背面 34に形成された外部接続端子26Cは、それぞれ所定 の等間隔ピッチP1で配設されている。しかるに、チッ プ搭載面32における外部接続端子26Bの形成位置 と、背面34における外部接続端子26Cの形成位置 は、1/2ピッチ分ずらして配設されている。これによ り、半導体装置12D全体としての外部接続端子26 B,26Cの配設ビッチを縮小することができる。

【0067】即ち、各面32,34における外部接続端子26B,26Cの配設ビッチが全体としてP1であるのに対し、半導体装置12D全体としての外部接続端子26B,26Cの配設ビッチはp1/2となり、外部接続端子26B,26Cの実装密度を向上させることができる。尚、各外部接続端子26B,26Cは電源端子(VDD),接地端子(GND),及び信号端子(SIG)とにより構成されるが、本実施例では信号端子(S

IG)を電源端子 (VDD)と接地端子 (GND)との間に配設した構成としている。この構成とすることにより、外乱が信号端子 (SIG)に侵入することを防止することができる。

【0068】図7は、外部接続端子の他の構造を示している。前記した実施例では、図7(A)に示すように、回路基板20の両面32,34にそれぞれ外部接続端子26Aを配設した構成とした。これに対し、図7(B)に示す構造では、チップ搭載面32のみに外部接続端子26Dを配設したものである。このように、外部接続端子は必ずしも回路基板20の両面32,34に形成する必要はなく、端子数が少ない時等はいずれか一方にのみ配設する構成とてもよい。

【0069】また、図7 (C) に示す構造は、回路基板20の下端面20bにも外部接続端子26Eが形成されており、よって外部接続端子26Eはチップ搭載面32,下端面20b,及び背面34のすべての面に形成された構造となっている。更に、図7 (D) に示す構造は、回路基板20に窪んだ形状のポケット部42を形成し、このポケット部42が形成された位置に外部接続端子26Fを形成したことを特徴とするものである。

【0070】この構造では、例えば図25 (A),

(B) に示すように、係合突起部76を有したソケット部材18 I を用い、装着状態において係合突起部76とポケット部42とが係合する構成とすることにより、外部接続端子26Fとソケット部材18 I との接続面積を増大させることができ、よって電気的接続性を向上させることができる。また、ポケット部42を位置決め機構として用いることもできるため、装着時における半導体装置12Aとソケット部材18 I との位置決め精度が向上し、確実な接続を行なうことが可能となる。

【0071】上記のように、外部接続端子26A~26 Fを回路基板20のチップ搭載面32,背面34,また は下端面20bの内、少なくとも何れかの面に配設する ことにより、種々の接続形態に対応させることができ る。続いて、ソケット14について説明する。図8及び 図9は、本発明の第1実施例であるソケット14を示し てる。ソケット14は、リードフレーム材料(例えば、 銅合金)により形成されており、また図示されるように 複数のソケット部材18Aにより構成されている。

【0072】このソケット部材18Aは、前記した半導体装置12Aに形成されている外部接続端子26Aの数に対応している。具体的には、図3及び図4に示した半導体装置12は、片面12個の外部接続端子26Aを有しているため、ソケット部材18Aも12個並設された構成とされている。ソケット部材18Aは、大略すると接続部44A、連結部50、及び実装端子部52A等を一体的に形成した構成とされている。接続部44Aは第1のコンタクト46A及び第2のコンタクト48Aにより構成されており、この第1及び第2のコンタクト46

A, 48Aは協働して側面から見て略C字形状をなすよう形成されている。

【0073】また、第1及び第2のコンタクト46A, 48Aの先端部には接点部54A,56Aが形成されて おり、この接点部54Aと接点部56Aとの間には間隙 が形成されている。この間隙の寸法は、回路基板20の 幅寸法より若干小さく設定されている。更に、接点部5 4A,56Aの位置は、半導体装置12Aに設けられた 外部接続端子26Aの形成位置と対応するよう構成され いてる。

【0074】よって、半導体装置12Aを接続部44Aに挿入することにより、半導体装置12Aに設けられている外部接続端子26Aは接続部44Aに保持された状態となる。この保持状態において、外部接続端子26Aは第1及び第2のコンタクト46A,48Aに挟持された状態となり、これにより外部接続端子26Aはソケット部材18Aと電気的に接続される。

【0075】また、各接触部54A,56Aは接続部44Aの上部中央位置に形成されているため、装着状態において半導体装置12Aはソケット部材18Aに立設状態で保持される。このように、半同意装置12Aをソケット部材18A(ソケット14A)に立設させた状態で保持できることにより、半導体装置12Aの実装密度を向上させることができる。

【0076】一方、連結部50は複数個形成された上記の接続部44Aを接続するものであり、この接続部50により各接続部44Aは電気的に接続された構成となる。また、接続部50は、ソケット14に半導体装置12Aが装着された状態において、回路基板20の面方向に対し直角方向に延在する構成となる。また、実装端子部52Aは、連結部50の下部に下方に向け延出するよう形成されている。この実装端子部52Aは、ソケット14が配設される機器(例えばパーソナルコンピュータ)に設けられている実装基板に電気的及び機械的に接続される。これにより、ソケット14に装着された半導体装置12Aは、各ソケット部材18Aに形成されてる接続部44A、連結部50、及び実装端子部52Aを介して実装基板に接続される。

【0077】ここで、メモリとして機能する半導体装置12Aの外部接続端子18Aが有する端子特性について説明する。前記したように、半導体装置12Aに設けられる外部接続端子12Aには、電源端子(VDD),接地端子(GND),及び信号端子(SIG)が存在する。同一或いは同種の半導体装置12Aを複数個配設する場合、半導体装置12Aがメモリである場合には、同一端子特性を有する外部接続端子同志を電気的に接続することが行われる。

【0078】即ち、図1を例に挙げて説明すれば、同図の一番手前に示される半導体装置12Aの符号26A-1で示される外部接続端子が電源端子であったとすると、

残る2個の半導体装置12Aの同一位置に配設された外部接続端子は同じく電源端子となる。よって、3個配設された半導体装置12Aをソケット部材18A-1で接続することにより、1個のソケット部材18A-1で複数個の半導体装置12Aに対して電源供給を行うことができる。

【0079】これは、接地端子(GND)及び信号端子(SIG)についても同様の構成とすることができ、よってソケット部材18Aを半導体装置12Aに設けられた外部接続端子26Aの形成位置に対応して並設することにより、複数個の半導体装置12Aを接続してモジュール化する場合、少ない配線数で半導体装置モジュール10Aを実現することができる。

【0080】このため、本実施例にソケット14は、ソケット部材18Aを回路基板20の面方向に対し直行する方向に延在するよう構成し、ソケット14に装着される半導体装置12Aの同種の外部接続端子26Aをソケット部材18Aにより接続する構成としている。尚、半導体装置12Aに設けられている全ての外部接続端子26Aについて、上記のようにソケット部材18Aを用いて接続することはできない。即ち、情報を書き込み或いは読み出す半導体装置を指定する指定信号が入力される外部接続端子については、共通化することができない。この外部接続端子に接続するソケット部材の構成については、説明の便宜上、後に詳述するものとする。

【0081】上記構成とされたソケット14によれば、ソケット部材18Aを構成する複数の接続部44Aは、半導体装置12Aを装着脱自在に保持する構成であるため、ソケット14に対し高メモリ容量を有した半導体装置12Aを装着脱可能となる。このため、ソケット14を実装端子部52Aを介して実装基板(例えば、パーソナルコンピュータの実装基板)に配設した場合には、ソケット14に半導体装置12Aを装着脱することにより、パーソナルコンピュータのメモリ容量の変更を行なうことが可能となる。

【0082】また、接続部44Aは協働して略C字形状をなす第1及び第2のコンタクト46A,48Aにより構成されているため、単に半導体装置12Aを接続部44Aで挟持することにより、ソケット部材18Aと半導体装置12Aの電気的接続及び半導体装置12Aの保持を行なうことができる。よって、極めて簡単な構成で半導体装置12Aの接続及び保持を行なうことができる。

【0083】また、図9に示されるように、接続部44 Aの連結部50からの突出量h1はそれより下部の長さ h2に比べて小さくなるよう設定されている。即ち、接 続部44Aの連結部50からの突出量h1は、半導体装 置12Aを保持を確実に行いうる範囲において最小の突 出量となるよう構成されている。これにより、第1及び 第2のコンタクト46A,48Aの電気的抵抗の低減を 図ることができ、よってコンタクト部材18Aと半導体 装置12Aとの電気的接続性を向上させることができ る。

【0084】更に、上記したようにソケット部材18Aは、接続部44A、連結部50,及び実装端子部52Aを一体的に形成した構成であるため、1回のプレス加工で形成することが可能であり、よってソケット14を容易に製造することができる。ところで、上記のように接続部44Aは半導体装置12Aが装着脱(抜き差し)されるものであるため、外部接続端子26Aと接続部44Aとの間に摩擦が発生し、これを防止するためにソケット部材18Aにはパラジウムまたはニッケルメッキ(保護膜)が施されている。

【0085】しかるに、第1及び第2のコンタクト46A,48Aに形成された接点部54A,56Aの間隙距離が狭い場合には、この接点部54A,56Aに保護膜が良好な状態でメッキできないおそれがある。これを防止するためには、接点部54A,56Aの離間距離を大きく設定すればよいが、単に接点部54A,56Aの離間距離を大きくした構成では、半導体装置12Aを挟持する保持力(バネカ)が小さくなり確実な保持が行なえないおそれがある。

【0086】そこで、これを解決するための実施例を図10万至図12に示す。図12万至図12は、第2万至第4実施例であるソケットに設けられる接続部44B~44Dを夫々拡大して示している。各図に示される第2乃至第4実施例に係るソケットに設けられる接続部44B~44Dは、夫々第1のコンタクト46B~46Dの接点部54B~54Dと第2のコンタクト48B~48Dの接点部56B~56Dを、半導体装置12Aの装着方向(図中、上下方向)に対しずらして配置したことを特徴とするものである。各図において、矢印れで示すのは接点部54B~54Dと接点部56B~56Dのずれ量である。

【0087】特に、図2に示される接続部44Bは接点部54B及び接点部56Bを間隙側に向け突出した構成とされており、また図3に示す接続部44Cは接点部54B及び接点部56Bが協働して略S字状の間隙を形成するよう構成したものであり、更に図12に示す接続部44Dは第1及び第2のコンタクト46D,48Dとしてピン状の部材を用い、上記実施例と異なりその側面形状をC字形状から変形させた構成のものである。

【0088】上記のように、接点部54B~54Dと接点部56B~56Dを半導体装置12Aの装着方向に対してずらした構成とすることにより、装着時における半導体装置12Aを保持する力(挟持力)を大きく維持しつつ、接点部54B~54Dと接点部56B~56Dとの間の実質的な離間距離を大きくすることができる。即ち、各接続部44B~44Dを平面視した場合(即ち、図中矢印Aで示す方向に見た場合)、接点部54B~5

4 Dと接点部 $5 6 B \sim 5 6 D$ とは重なった状態に見える。即ち、半導体装置 1 2 Aを挟持する点からいえば、接点部 $5 4 B \sim 5 4 D$ と接点部 $5 6 B \sim 5 6 D$ との離間距離は狭くなっており、よって半導体装置 1 2 Aを保持する力を大きく維持することができる。

【0089】また、各接続部44B~44Dを側面視した場合、図10乃至図12に示されるように、接点部54B~54Dと接点部56B~56Dとの離間距離は広くなっている。よって、各接点部54B~54D,56B~56Dに対して確実にメッキ処理を行なうことができ、外部接続端子12Aに対する耐摩擦性を向上させることができる。

【0090】また、接点部54B~54Dと接点部56B~56Dとの離間距離が広いと、ソケット部材をプレス加工する際に用いる金型の形成を容易とすることができ、金型コストの低減及び第1及び第2のコンタクト46B~46D,48B~48Dの形成、即ちソケット部材の形成を容易に行なうことが可能となる。一方、図8乃至図12に示したソケットでは、接続部44A~44Dによる半導体装置12Aの保持は、第1及び第2のコンタクト46A~46D,48A~48Dが外部接続端子26Aを挟持することによりのみ行なわれていた。即ち、図8乃至図12に示したソケットでは、半導体装置12Aを一点においてのみ保持する構成であった。このため、装着状態において、半導体装置12Aに倒れが発生するおそれがある。

【0091】そこで、これを解決するための実施例を図 13乃至図15に示す。図13乃至図15は、第5乃至 第7実施例であるソケットに設けられる接続部44E~ 44Gを夫々拡大して示している。図13は、第5実施 例に係るソケットに設けられる接続部44Eを示してい る。本実施例に係る接続部44Eは、第1のコンタクト 46Aと第2のコンタクト48Aとの間位置に、半導体 装置12Aが嵌挿される係止凹部58を形成したことを 特徴とするものである。

【0092】この構成とすることにより、装着状態において半導体装置12Aは第1及び第2のコンタクト46A,48Aによる保持と共に、半導体装置12Aが係止凹部58と係合する係合力によっても保持される。このため、半導体装置12Aの保持をより確実に行なうことができる。図14は、第6実施例に係るソケットに設けられる接続部44Fを示している。本実施例に係る接続部44Fは、前記した図13に示される接続部44Eの構成に加え、係止凹部58に対する半導体装置12Aの嵌挿を案内する案内部60を設けたことを特徴とするものである。

【0093】この案内部60は係止凹部58と連続して 形成され、上方に向かい開口した構成とされている。よって、案内部60を設けることにより、半導体装置12 Aの係止凹部58への係合を容易かつ確実に行なうこと ができる。図15は、第7実施例に係るソケットに設けられる接続部44Gを示している。本実施例に係る接続部44Gは、第1及び第2のコンタクト46E, 48Eに夫々複数個の接点部54E, 54F, 56E, 56Fを設けたことを特徴とするものである。

【0094】この各接点部54E,54F,56E,56Fは、夫々半導体装置12Aの外部接続端子26Aと接触する構成とされてる。また、第1のコンタクト46Eに設けられる接点部54E,54Fは図中上下方向に所定距離離間して形成され、同様に第2のコンタクト48Eに設けられる接点部56E,56Fも図中上下方向に所定距離離間して形成されている。

【0095】接続部44Gを上記構成とすることにより、装着状態において半導体装置12Aは接続部44Gに複数の位置で保持及び電気的接続が行なわれることとなる。これにより、装着時における半導体装置12Aの保持を確実に行なうことができると共に、半導体装置12Aとソケットとの電気的接続性を向上させることができる。尚、図15に示す実施例では、係止凹部58も合わせて設けた構成を示している。

【0096】続いて、図16乃至図18を用いて本発明の第8乃至第10実施例であるソケットについて説明する。図8乃至図10実施例に係るソケットは、ソケット部材18B~18Dに設けられる実装端子部52B~52Dに特徴を有するものである。図16に示す第8実施例に係るソケット部材18Bは、実装端子部52Bを表面実装に対応するよう構成したものである。即ち、実装端子部52Bの連結部50からの下方延出長さは短くされており、実装基板に対して表面実装可能な構成とされている。

【0097】また、図17に示す第9実施例に係るソケット部材18Cは、第8実施例と同様に表面実装に対応するよう構成したものであり、更に表面実装時における強度強化を図るために、連結部50の下部にサポート端子62を設けると共に実装端子部52Cを複数個に分割形成したことを特徴とするものである。更に、図18に示す第10実施例に係るソケット部材18Dは、挿入実装に対応するよう構成したものであり、よって実装端子部52Dは連結部50から下方に向け長く延出形成されている。この実装端子部52Dは、実装時において実装基板に形成されている実装孔に挿入された上で、実装基板に接続(半田付け)される。このため、挿入処理の容易化を図るため、実装端子部52Dは下端部に向かうにつれて幅狭となるよう構成されている。

【0098】上記のように、実装端子部52A~52Dの形態は特に限定されるものではなく、表面実装及び挿入実装の双方に対応させることができ、よって所望する実装形態に応じて実装端子部52A~52Dの形態を適宜選択することができる。続いて、図19及び図20を用いて本発明の第11実施例であるソケットについて説

明する。第11実施例に係るソケットでは、ソケット部材18E,18Fに形成される接続部44Aの中心位置と、実装端子部52E,52Fの中心位置とをずらして配置したことを特徴とするものである。

【0099】図19(A)に示すソケット部材18Eは、接続部44Aの中心位置に対し、実装端子部52Eを図中右方向にピッチP2だけずらした構成とされている。また、図19(C)に示すソケット部材18Fは、接続部44Aの中心位置に対し、実装端子部52Fを図中左方向にピッチP3だけずらした構成とされている。尚、図19(B)に示すソケット部材18Aは前記した第1実施例に係るソケット14に設けられるものであり、接続部44Aの中心位置に実装端子部52Aが形成されている。

【0100】図20は、上記構成とされた3種類のソケット部材18A,18E,18Fを、右側よりソケット部材18E,ソケット部材18A,ソケット部材18Fの順番で並設したソケット14を示している。各ソケット部材18A,18E,18Fに形成された外部接続端子部52A,52E,52Fは、前記のように夫々接続部44Aに対する形成位置が異なるよう構成されている。

【0101】従って、ソケット部材18A,18E,18Fが並設された状態のソケット14を底面視すると、各外部接続端子部52A,52E,52Fは千鳥状の配列構造となる。これにより、実装端子部52A,52E,52Fの実質的な配設ピッチを狭ピッチ化(高密度化)するとができ、よって多数の外部接続端子26Aを有する高密度化された半導体装置12Aにも対応することが可能となる。

【0102】続いて、図21及び図22を用いて本発明 の第12実施例であるソケットについて説明する。本実 施例では、ソケット部材18Gを外部接続端子26Aの 形成位置に対応するよう、隣接するソケット部材18G 間の位置決めを行なう位置決め機構を設けたことを特徴 とするものである。前記のように、ソケットは複数のソ ケット部材18Gを並設させることにより構成されるも のである。また、各ソケット部材18Gに形成された接 続部44Aは、半導体装置12Aの外部接続端子26A の形成位置に対応させる必要がある。このため、半導体 装置12Aとソケットとの接続を確実に行なうために は、並設状態おける隣接するソケット部材18G間のピ ッチ(並設ピッチP4)を精度よく決める必要がある。 【0103】そこで本実施例では、位置決め機構をソケ ット部材18Gに形成された位置決め突起64と、この 位置決め突起64と係合する位置決め孔68を有するフ レーム部材66とにより構成した。位置決め突起64 は、ソケット部材18Gの連結部50の上端に上方に向 け突出するよう形成されている。この位置決め突起64 は、ソケット部材18Gをプレス加工により製造する際 に同時に形成される。よって、位置決め突起64をソケット部材18Gに形成するに際し、困難を伴うようなことはない。また、フレーム部材66は例えば絶縁性を有した樹脂或いは金属等により構成されており、所定の並設ピッチP4で位置決め孔68が高精度に穿設されている。

【0104】上記構成とされた位置決め機構において、 隣接するソケット部材18G間の並設ビッチP4を所定 ビッチに設定するには、位置決め突起64と位置決め孔 68を位置決めし、フレーム部材66を各ソケット部材 18Gに装着する。これだけの簡単な作業により、各ソケット部材18Gの位置決めを行なうことができる。よって、極めて簡単な構成で、かつ簡単な位置決め処理で 半導体装置12Aとソケット部材18Gとの接続性を向上させることができる。

【0105】尚、フレーム部材66の配設位置はソケット部材18Gの端部に限定されるものではなく、位置決め突起64が形成されている位置であれば任意の位置に配設することが可能である。続いて、図23及び図24を用いて本発明の第13実施例であるソケットについて説明する。本実施例も、隣接するソケット部材18A,18H間の位置決めを行なう位置決め機構を設けたことを特徴とするものであり、位置決め機構をソケット部材18A,18Hの一部を封止或いは圧入する位置決め樹脂70A,70Bにより構成したものである。

【0106】図23に示す実施例では、ソケット部材18Aの連結部50を位置決め樹脂70Aにより封止することにより隣接するソケット部材18A間の位置決めを行なっている。この場合、位置決め樹脂70Aを形成するのに用いる金型には、ソケット部材18Aを所定の並設ピッチで保持するホルダ部が形成されており、このホルダ部にソケット部材18Aを保持させた状態で樹脂モールドを行なうことにより、位置決め樹脂70Aによりソケット部材18Aを所定並設ピッチで位置決めすることができる。

【0107】また、図24に示す実施例では、ソケット部材18Hの実装端子部52Fを位置決め樹脂70Bに形成された圧入孔72(所定の並設ピッチで形成されている)に圧入することにより隣接するソケット部材18H間の位置決めを行なっている。また、実装端子部52Fには抜け止め爪74が形成されており、ソケット部材18Hが位置決め樹脂70Bから容易に抜けないよう構成されている。

【0108】上記のように、連結部50を位置決め樹脂70Aにより封止、或いは実装端子部52Fを位置決め樹脂70Bに形成された圧入孔72に圧入することにより、ソケット部材18A,18Hは位置決め樹脂70A,70Bにより所定位置に固定され、よって半導体装置12Aとソケット部材18A,18Hとの接続性を向上させることができる。



【0109】続いて、本発明の第15実施例であるソケットの構成について図26乃至図図29を用いて説明する。前記したように、メモリとして機能する半導体装置12Aを複数個配設して半導体装置モジュール10を構成する場合、各半導体装置12Aに形成された外部接続端子26Aについては各半導体装置12A間で接続して用いることができる。そして、この構成とすることにより複数個の半導体装置12Aをモジュール化する場合、少ない配線数で半導体装置モジュール10Aを実現することができる。

【0110】しかるに、半導体装置12Aに設けられている全ての外部接続端子26Aを上記のようにソケット部材18Aを用いて接続することはできない。即ち、複数個配設される半導体装置12Aにおいて、駆動させる半導体装置を指定する指定信号が入力される外部接続端子については、共通化することができない。そこで本実施例に係るソケットでは、複数の半導体装置12Aの内、特定の半導体装置12Aの外部接続端子26Aにのみ信号を送信する必要がある場合には、特定の半導体装置12Aに対応する位置にのみ接続部44Aを配設し、他の半導体装置12Aに対応する位置には接続部44Aを配設しない構成としたことを特徴とするものである。以下、この構成について図26及び図27を用いて詳述する。

【0111】図26は、本実施例に係るソケット14Aを示してる。同図に示すソケット14Aは4本のソケット部材(説明の便宜上、各ソケット部材をS1~S4で示す)から構成されており、また第1乃至第3の半導体装置(説明の便宜上、各半導体装置をL, M, Nと示す)が装着される構成とされている。また、同図においてNCと示された部位は、接続部44Aが配設されていない部位である。具体的には、ソケット部材S2の第3の半導体装置Nが装着される部位、ソケット部材S4の第2の半導体装置Mが装着される部位については、接続部44Aは配設されていない。

【0112】更に、図27(A)~(C)は、ソケット14Aに装着される3個の半導体装置L,M,Nの外部接続端子(説明の便宜上、L1~L4,M1~M4,N1~N4と示す)を拡大して示している。上記構成とされた半導体装置L,M,Nをソケット14Aに装着した場合における、接続部44Aと外部接続端子L1~L4,M1~M4,N1~N4との接続状態について考察する。

【0113】先ず、ソケット部材S1に注目する。本実施例では、第1の半導体装置Lの外部接続端子L1,第2の半導体装置Mの外部接続端子M1,及び第3の半導体装置Nの外部接続端子N1は同一の機能を有した端子とされている。このため、ソケット部材S1は、半導体装置L,M,Nが装着される全ての位置において接続部

44Aが形成された構成とされている。

【0114】これにより、半導体装置L,M,Nをソケット14Aに装着した状態において、第1の半導体装置Lの外部接続端子L1,第2の半導体装置Mの外部接続端子M1,及び第3の半導体装置Nの外部接続端子N1はソケット部材S1により電気的に接続された構成となる。従って、1個のソケット部材S1を外部接続端子L1,M1,N1の共通した配線として用いることができる。これは、ソケット部材S3を外部接続端子L3,M1の共通した配線として用いることができる。別3,N3の共通した配線として用いることができる。

【0115】続いて、ソケット部材S2に注目する。本実施例では、第1の半導体装置Lの外部接続端子L2及び第2の半導体装置Mの外部接続端子M2は同一の機能を有した端子とされているが、第3の半導体装置Nの外部接続端子N3は外部接続端子L2,M2とは異なる機能を有した端子とされている。このため、ソケット部材S2は、外部接続端子L2,M2と対応する位置については接続部44Aが形成されているが、外部接続端子N3と対応する位置については接続部44Aが形成されていない。従って、半導体装置L,M,Nをソケット14Aに装着した場合、外部接続端子N3についてはソケット部材S2から信号が供給されることはない。

【0116】更に、ソケット部材S4に注目する。本実施例では、第1の半導体装置Lの外部接続端子L4及び第3の半導体装置Nの外部接続端子N4は同一の機能を有した端子とされているが、第2の半導体装置Mの外部接続端子M4は外部接続端子L4、N4とは異なる機能を有した端子とされている。このため、ソケット部材S4次部接続端子L4、N4と対応する位置については接続部44Aが形成されているが、外部接続端子M4と対応する位置については接続部44Aが形成されていない。従って、半導体装置L、M、Nをソケット14Aに装着した場合、外部接続端子M4についてはソケット部材S4から信号が供給されることはない。

【0117】上記構成とすることにより、半導体装置 L, M, Nの外部接続端子L1~L4, M1~M4, N 1~N4に選択的に信号を送信することが可能となる。 また、信号の供給を行ないたくない外部接続端子M4, N2については、この外部接続端子M4, N2の装着位 置に対応する部位の接続端子44Aを切断して除去して おくのみで信号の供給停止を行なうことができる。

【0118】図28は、本実施例であるソケット(ソケット部材)の製造方法を説明するための図である。同図はリードフレーム78を示しており、このリードフレーム78にソケット部材18A、18Jが形成された例を示している。このリードフレーム78は、板状基材をプレス加工(打ち抜き加工)を行なうことにより形成される。この際、ソケット部材18JのNCで示される部位は打ち抜かれ接続部は形成されていない。このように、

接続部の除去はリードフレーム78の形成時に一括的に 行なうことができる。

【0119】また、図29に示す構成では、接続部44Aと連結部50とが接続する部位に幅細部80Aを形成すると共に、連結部50の接続部44Aが隣接するの間位置にも幅細部80Bを形成したものである。この構成では、幅細部80Aの強度は弱いため、この幅細部80Aを図中破線X1で示す位置で切断することにより接続部44Aをソケット部材18Kから除去することができる。

【0120】また、上記した実施例では、信号の供給を行ないたくない外部接続端子M4,N2について信号の供給を停止する手段として接続部44Aを除去する方法を説明したが、連結部50を切断することによっても同様の信号の供給停止を行なうことができる。この場合には、幅細部80Aを図29に破線Y1,Y2で示す位置で切断すればよい。このように、幅細部80A,80Bを適宜切断することにより所望の信号供給ラインを形成することができ、よって特定の半導体装置の外部接続端子にのみ信号を送信することが可能となる。

【0121】続いて、本発明の第16実施例であるソケットの構成について図30を用いて説明する。本実施例に係るソケットでは、これに用いられるソケット18Lの接続部44Fが半導体装置12Aを斜めに傾けて装着できるよう構成したことを特徴とするものである。具体的には、第1のコンタクト46Fの長さを第2のコンタクト48Fの長さよりも長くすることにより、各コンタクト46F,48F間に形成される間隙が側部に位置するよう構成されている。

【0122】この構成とすることにより、半導体装置12Aは接続部44Fに対して斜めに装着されることとなり、よって半導体装置12Aは接続部44Fに斜めに傾いた状態で保持される。これにより、装着状態における半導体装置12Aの高さを低くすることができ、よって低背化が要求されてる機器に適用することが可能となる。

【0123】図31は、第16実施例であるソケットを用いた半導体装置モジュール10Bを示している。同図に示されるように、ソケットを構成する各ソケット部材18Lは矩形状とされたソケット枠82の底部に配設されており、各半導体装置12Cはソケット部材18Lに対し斜めに装着され構成とされている。また、各半導体装置12Cに設けられた放熱部材34には回路基板20より延出する延出部40が形成されている。更に、ソケット枠82の上部には放熱板84が形成されており、この放熱板84には延出部40と係合する係合部(図示せず)が形成されている。

【0124】上記構成とされた半導体装置モジュール10Bは、各半導体装置12Cが傾いた状態で装着されているため、全体の形状を低背化することができる。ま

た、延出部40が放熱板84に係合することにより熱的に接続されるため、放熱面積は増大して半導体チップ22の放熱効率を更に向上させることができる。尚、上記した各実施例では、隣接して配置されたソケット部材18A~18Lの間には何も配設しないか、或いは位置決めのための位置決め樹脂70A,70Bを配設するのみであった。しかるに、図32に示すように、隣接するソケット部材(図ではソケット部材18Aを例に挙げている)の間に、リード板86を配設した構成としてもよい。

【0125】このリード板86は、例えばグランド配線(GND),電源配線(VDD)として機能するものであり、絶縁性接着剤を用いて各ソケット部材18Aに接着固定される。このように、隣接するソケット部材18Aの間に配線として機能するリード板86を配設することにより、電送系(GND, VDD)の強化を図ることができる。

【0126】続いて、本発明の第18実施例であるソケットの構成について図33を用いて説明する。本実施例に係るソケットに用いられるソケット部材18Mは、コンタクトピン部90Aが外部接続端子26Aの片側にのみ当接するよう構成されている。また、前記した各実施例と同様に、各コンタクトピン部90Aは連結部50により電気的、機械的に接続された構成とされている。また本実施例では、半導体装置12Aを装着保持するために、ハウジング92を設けたことを特徴としている。

【0127】ハウジング92は絶縁性樹脂等により形成されており、例えば実装基板16に固定されている。また、ハウジング92の導体装置12Aが装着される所定位置は挿入孔94が形成されており、よって半導体装置12Aは挿入孔94に挿入されることによりハウジング92には収納凹部96が形成されており、コンタクトビン部90Aはこの収納凹部96内に変位可能な構成で収納されている。

【0128】ソケット部材18Mは実装基板16上に複数個並設されることによりソケットを構成するものであり、連結部50の上部に上記したコンタクトピン部90 Aが一体的に形成されると共に、連結部50の下部には実装基板16に接続される挿入実装タイプの実装端子部52Gが形成されている。このソケット部材18Mに形成されたコンタクトピン部90Aは、半導体装置12Aが装着されない状態において図中破線で示す部位に位置している。

【0129】そして、半導体装置12Aがハウジング92の挿入孔94に装着されることにより、有するバネ性により変位し、バネカをもって半導体装置12Aの外部接続端子26A(同図では、図示を省略している)に圧接する。これにより、コンタクトビン部90Aは半導体装置12Aと電気的に接続された状態となる。また、半



導体装置12Aをハウジング92から抜き出すことにより、コンタクトピン部90Aは弾性復元力により破線で示す位置に復帰する。

【0130】本実施例では、ハウジング92が複数個の 半導体装置12Aを立設状態で装着する構成とされてい るため、半導体装置12Aの実装密度を向上させること ができる。また、ハウジング92は半導体装置12Aを 装着脱自在に保持する構成であるため、ソケット(ソケット部材18M)に対し高メモリ容量を有した半導体装置12Aの装着 脱によりメモリ容量の変更を行なうことが可能となる。

【0131】続いて、本発明の第19実施例であるソケットの構成について図34を用いて説明する。本実施例に係るソケットに用いられるソケット部材18Nも、前記した第18実施例と同様に、コンタクトピン部90Bが外部接続端子26Aの片側にのみ当接する構成とされている。また、各コンタクトピン部90Bは連結部50により電気的、機械的に接続された構成とされている。また本実施例では、半導体装置12Aとコンタクトピン部90Bを電気的に接続するするために、中間板98を設けたことを特徴としている。

【0132】中間板98は絶縁性樹脂等により形成されており、固定された実装基板16にたいし、図中矢印X1,X2で示す方向に移動可能な構成とされている。また、中間板98のコンタクトピン部90Bの形成位置には開口部100が形成されており、各コンタクトピン部90Bはこの開口部100を介して中間板98の上部に延出している。

【0133】ソケット部材18Nは実装基板16上に複数個並設されることによりソケットを構成するものであり、連結部50の上部に上記したコンタクトピン部90 Bが一体的に形成されると共に、連結部50の下部には実装基板16に接続される挿入実装タイプの実装端子部52Gが形成されている。このソケット部材18Nに形成されたコンタクトピン部90Bは、半導体装置12Aが装着されない状態において図中実線で示す部位に位置している。

【0134】このコンタクトピン部90Bはバネ性を有しており、図中矢印D1方向に向け弾性力を附勢する構成とされている。しかるに、コンタクトピン部90Bは中間板98に係合することにより矢印D1方向への弾性変形は規制されており、よって実線で示す位置に係止されている。上記構成において、半導体装置12Aが図示しない保持手段により所定位置に装着保持されると、中間板98を図中矢印X1方向に移動させる。これにより、中間板98によるコンタクトビン部90Bは矢印D1方向に変位する。

【0135】また、半導体装置12Aの外部接続端子26Aは、コンタクトピン部90Bの変位軌跡上に位置す

るよう構成されているため、コンタクトビン部90Bは 弾性力をもって外部接続端子26Aに圧接する。これに より、コンタクトビン部90Bは半導体装置12Aと電 気的に接続された状態となる(図中、破線で示す状態が コンタクトピン部90Bと半導体装置12Aとが電気的 に接続した状態である)。

【0136】また、この接続状態より中間板98を矢印X2方向に移動させると、コンタクトビン部90Bは弾性力に抗して矢印D2方向に変位し、これによりコンタクトピン付90Bは半導体装置12Aから離間し電気的接続は解除される。上記のように、本実施例の構成によれば、中間板98によりコンタクトビン部90Bは外部接続端子26Aと接続する接続位置(破線で示す位置)と、接続を解除する解除位置(実線で示す位置)との間で移動する構成となる。

【0137】このため、接続状態においては積極的にコンタクトピン部90Bを外部接続端子26Aと接続させることができ、よってコンタクトピン部90Bと外部接続端子26Aとの電気的接続性を向上させることができる。また、接続解除時においては、コンタクトピン部90Bと外部接続端子26Aとを確実に離間させることができるため、コンタクトピン部90Bと外部接続端子26Aとの誤接続を防止することができる。

【0138】続いて、本発明の第20実施例であるソケットの構成について図35を用いて説明する。本実施例に係るソケットに用いられるソケット部材は、図33を用いて説明した第18実施例に係るソケット部材18Mと同一構成とされている。また、図35では実装基板16の図示は省略している。

【0139】本実施例では、ソケット部材18Mに対し 半導体装置12Aを移動させる移動板102を設けたこ とを特徴としている。この移動板102は、半導体装置 12Aが挿入される挿入孔104と、ソケット部材18 Mに設けられたコンタクトビン部90Cが収納される収 納凹部106とが形成された構成とされている。また、 移動板102は、図中矢印X1, X2方向に移動可能な 構成とされている。

【0140】次に、本実施例における動作について説明する。図35(A)は、移動基板102の挿入孔104に半導体装置12Aが装着された直後の状態を示してる。この状態では、移動基板102は矢印X1方向に移動しており、よって半導体装置12Aはコンタクトピン部90Cから離間し、よって外部接続端子26Aとコンタクトピン部90Cは接続されていない。

【0141】上記のように半導体装置12Aが移動基板102の挿入孔104に装着されると、続いて移動基板102を図中矢印X2方向に移動させる。この移動基板102の移動に伴い、半導体装置12Aも図中矢印X2方向に移動する。そして、所定距離移動した時点で、図35(B)に示されるように、半導体装置12Aの外部

接続端子26Aはコンタクトピン部90Cに圧接する。 【0142】これにより、外部接続端子26Aとコンタクトピン部90Cとは電気的に接続された状態となる。 尚、半導体装置12Aをソケットから抜き取る場合には、上記の動作と逆の動作が行なわれる。本実施例の構成によれば、外部接続端子26Aを設けた半導体装置12Aは、移動板102によりコンタクトピン部90Cと接続する接続位置と、接続を解除する解除位置との間で移動する構成となる。このため、接続状態においては強制的にコンタクトピン部90Cを外部接続端子26Aと接続させることができ、よってコンタクトピン部90Cと外部接続端子26Aとの電気的接続性を向上させることができる。

【0143】また、接続解除時においては、移動板102により半導体装置12Aは解除位置に強制的に移動されるため、コンタクトピン部90Cと外部接続端子26Aとを確実に離間させることができ、コンタクトピン部90Cと外部接続端子26Aとの誤接続を防止することができる。尚、上記のように半導体装置とソケットにより構成される半導体装置モジュールを構成するに際し、半導体装置とソケット(ソケット部材)の組み合わせは種々考えられる。即ち、前記したソケット部材18A~18N、及び半導体装置12A~12Dの何れを組み合わせて半導体装置モジュールを構成してもよい。この場合、何れの構成であっても、半導体装置12A~12Dをソケット部材18A~18Nに対して装着脱可能することにより、半導体モジュール全体としてのメモリ容量の変更を容易に行なうことができる。

[0144]

【発明の効果】上述の如く本発明によれば、次に述べる種々の効果を実現することができる。請求項1記載の発明によれば、外部接続端子は被実装体に対し装着脱可能な構成とされているため、高メモリ容量を有した半導体装置を被実装体に対し装着脱可能となる。このため、例えば被実装体がOA機器であった場合には、そのメモリ容量の変更を半導体装置を装着脱することにより行なうことが可能となる。

【0145】また、請求項2記載の発明によれば、外部接続端子を回路基板の半導体チップが搭載されるチップ搭載面,またはその背面,または下端面の内、少なくとも何れかの面に配設したことにより、種々の接続形態に対応させることができる。また、請求項3記載の発明によれば、外部端子の配設ピッチを縮小することができるため、外部接続端子の実装密度を向上させることができる。

【0146】また、請求項4記載の発明によれば、被実 装体との接続面積が増大し電気的接続性を向上させるこ とができる。また、ポケット部を位置決め機構として用 いることもできるため、装着時における半導体装置と被 実装体との位置決め精度が向上し、確実な接続を行なう ことが可能となる。また、請求項5記載の発明によれば、放熱部材を配設したことにより、半導体チップで発生した熱を効率よく放熱することができる。

【0147】また、請求項6記載の発明によれば、延出部を半導体装置の実装時における位置決めとして用いることができ、被実装体との位置決め精度が向上させることができ、またこの延出部に他の放熱機構を接続することが可能となる。また、請求項7記載の発明によれば、位置決め部に基づき半導体装置と被実装体とを位置決めできるため、位置決め精度が向上し、よって外部接続端子が高密度化しても確実な接続を行なうことが可能となる。

【0148】また、請求項8記載の発明によれば、既存の設備の変更を伴うことなく半導体チップと配線との接続を行なうことができる。また、請求項9記載の発明によれば、半導体装置用ソケットは複数個の半導体装置を立設状態で装着する構成とされているため、半導体装置の実装密度を向上させることができる。

【0149】また、ソケット部材は半導体装置に設けられた外部接続端子の形成位置に対応して並設された構成とされており、また各接続部は連結部により電気的に接続された構成とされているため、メモリとして機能する複数の半導体装置において、ソケット部材を同種の外部接続端子を接続する配線として用いることができる。また、接続部は半導体装置を装着脱自在に保持する構成であるため、半導体装置用ソケットに対し高メモリ容量を有した半導体装置を装着脱可能となり、メモリ容量の変更を容易に行なうことができる。

【0150】また、請求項10記載の発明によれば、極めて簡単な構成で半導体装置との接続及び保持を行なうことができると共に、電気的抵抗が低減されることにより接続特性の向上を図ることもできる。また、1回のプレス加工で形成することが可能であるため、半導体装置用ソケットを容易に製造することができる。また、請求項11記載の発明によれば、装着時における半導体装置を保持する力(挟持力)を大きく維持しつつ、各接点部の実質的な離間距離を大きくすることができるため、第1及び第2のコンタクトの形成を容易に行なうことが可能となる。

【0151】また、請求項12記載の発明によれば、装着状態において半導体装置は第1及び第2のコンタクトによる保持と共に係止凹部との係合力によっても保持されるため、半導体装置の保持をより確実に行なうことができる。また、請求項13記載の発明によれば、装着時における半導体装置の保持を確実に行なうことができると共に、半導体装置と半導体装置用ソケットの電気的接続性を向上させることができる。

【0152】また、請求項14記載の発明によれば、メモリとして機能する複数の半導体装置において共通化できる外部接続端子については接続部を配設することによ

り、各半導体装置間で外部接続端子を電気的に接続する ことができる。また、複数の半導体装置の内、特定の半 導体装置の外部接続端子にのみ信号を送信する必要があ る場合には、特定の半導体装置の外部接続端子に対応す る位置にのみ接続部を配設し、他の半導体装置に対応す る位置には接続部を配設しない構成とすることが可能と なり、特定の半導体装置の外部接続端子にのみ信号を送 信する構成とすることができる。

【0153】また、請求項15記載の発明によれば、連結部を半導体装置に設けられた外部接続端子の特性に応じて切断した構成としたことにより、特定の半導体装置の外部接続端子にのみ信号を送信することが可能となる。また、請求項16または請求項17記載の発明によれば、実装端子部を実装形態に応じて適宜選択することができる。

【0154】また、請求項18記載の発明によれば、ソケット部材を並設した状態において実装端子部の配設ピッチを狭ピッチ化するとができ、高密度化された外部接続端子を有した半導体装置に対応することができる。また、請求項19記載の発明によれば、ソケット部材の配設位置を高精度に決めることができ、よって装着される半導体装置との接続性を向上させることができる。

【0155】また、請求項20記載の発明によれば、単に位置決め突起と位置決め孔を位置決めし、フレーム部材をソケット部材に装着するのみでソケット部材の位置決めを行なうことができるため、半導体装置とソケット部材との接続性を向上させることができる。また、請求項21記載の発明によれば、ソケット部材は位置決め樹脂により所定位置に固定されるため、半導体装置とソケット部材との接続性を向上させることができる。

【0156】また、請求項22記載の発明によれば、装着状態における半導体装置の高さを低くすることができるため、低背化が要求されてる機器に適用することが可能となる。また、請求項23記載の発明によれば、ソケット部材を構成するハウジングは半導体装置を装着脱自在に保持する構成であるため、半導体装置用ソケットに対し高メモリ容量を有した半導体装置を装着脱可能となり、よってメモリ容量の変更を容易に行なうことができる。

【0157】また、請求項24及び請求項25記載の発明によれば、接続状態においては積極的にコンタクトピン部を外部接続端子と接続させることができ、コンタクトピン部と外部接続端子との電気的接続性を向上させることができる。また、接続解除時においては、コンタクトビン部と外部接続端子とを確実に離間させることができるため、コンタクトピン部と外部接続端子との誤接続を防止することができる。

【0158】また、請求項26記載の発明によれば、高 メモリ容量を有した半導体装置を半導体装置用ソケット に対し装着脱可能となり、半導体モジュール全体として のメモリ容量の変更を半導体装置の装着脱により容易に 行なうことが可能となる。更に、請求項27記載の発明 によれば、半導体装置に配設された放熱部材に形成され た延出部に、熱的に接続された放熱板を熱的に接続した 構成で設けることにより、放熱効率を更に良好なものと することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例である半導体装置モジュールの斜視図である。

【図2】本発明の第1実施例である半導体装置モジュールの側面図である。

【図3】本発明の第1実施例である半導体装置のチップ 搭載面を示す斜視図である。

【図4】本発明の第1実施例である半導体装置の背面を 示す斜視図である。

【図5】(A)は本発明の第1実施例である半導体装置の断面図、(B)は本発明の第2実施例である半導体装置の断面図、(C)は本発明の第3実施例である半導体装置の断面図である。

【図6】本発明の第4実施例である半導体装置の外部接続端子の配設位置を拡大して示す底面図である。

【図7】外部接続端子の構成例を示す図である。

【図8】本発明の第1実施例である半導体装置用ソケットを示す斜視図である。

【図9】本発明の第1実施例である半導体装置用ソケットを示す側面図である。

【図10】本発明の第2実施例である半導体装置用ソケットの接続部を拡大して示す図である。

【図11】本発明の第3実施例である半導体装置用ソケットの接続部を拡大して示す図である。

【図12】本発明の第4実施例である半導体装置用ソケットの接続部を拡大して示す図である。

【図13】本発明の第5実施例である半導体装置用ソケットの接続部を拡大して示す図である。

【図14】本発明の第6実施例である半導体装置用ソケットの接続部を拡大して示す図である。

【図15】本発明の第7実施例である半導体装置用ソケットの接続部を拡大して示す図である。

【図16】本発明の第8実施例である半導体装置用ソケットの実装端子部を説明するための図である。

【図17】本発明の第9実施例である半導体装置用ソケットの実装端子部を説明するための図である。

【図18】本発明の第10実施例である半導体装置用ソケットの実装端子部を説明するための図である。

【図19】本発明の第11実施例である半導体装置用ソケットの実装端子部を説明するための図である(その1)。

【図20】本発明の第11実施例である半導体装置用ソケットの実装端子部を説明するための図である(その2)。

【図21】本発明の第12実施例である半導体装置用ソケットの位置決め突起を説明するための図である。

【図22】本発明の第12実施例である半導体装置用ソケットの位置決め方法を説明するための図である。

【図23】本発明の第13実施例である半導体装置用ソケットの位置決め方法を説明するための斜視図である(その1)。

【図24】本発明の第13実施例である半導体装置用ソケットの位置決め方法を説明するための断面図である(その2)。

【図25】本発明の第14実施例である半導体装置用ソケット及び半導体装置の実装方法を説明するための図である。

【図26】本発明の第15実施例である半導体装置用ソケットの構成を説明するための図である。

【図27】本発明の第15実施例である半導体装置用ソケットを用いた半導体装置の実装構造を説明するための図である。

【図28】本発明の第15実施例である半導体装置用ソケットの製造方法を説明するための図である(その1)。

【図29】本発明の第15実施例である半導体装置用ソケットの製造方法を説明するための図である(その2)。

【図30】本発明の第16実施例である半導体装置用ソケットの構成を説明するための図である。

【図31】本発明の第2実施例である半導体装置モジュールの概略構成図である。

【図32】本発明の第17実施例である半導体装置用ソケットの構成を説明するための図である。

【図33】本発明の第18実施例である半導体装置用ソケットの構成を説明するための図である。

【図34】本発明の第19実施例である半導体装置用ソケットの構成を説明するための図である。

【図35】本発明の第20実施例である半導体装置用ソケットの構成を説明するための図である。

【符号の説明】

10A, 10B 半導体装置モジュール

12A~12D 半導体装置

14, 14A ソケット

16 実装基板

18A~18N ソケット部材

20 回路基板

22 半導体チップ

24 封止樹脂

26A~26F 外部接続端子

28 配線

30 ワイヤ

32 チップ搭載面

3 4 背面

36 放熱部材

38 位置決め溝

40 延出部

42 ポケット部

44A~44F 接続部

46A~46F 第1のコンタクト.

48A~48F 第2のコンタクト

50 連結部

52A~52G 実装端子部

54A~54F, 56A~56F 接点部

58 係止凹部

64 位置決め突起

66 フレーム部材

68 位置決め孔

70A, 70B 位置決め樹脂

74 抜け止め爪

76 係合突起

78 リードフレーム

80A, 80B 幅細部

82 ソケット枠

8 4 放熱板

90A~90C コンタクトピン部

92 ハウジング

94,104 挿入孔

96,106 収納凹部

98 中間板

102 移動板

【図6】

本発明の第4実施例である中華体疫量の外部接続端子の配置位置を拡大して示す底面図

12D 学频体装置

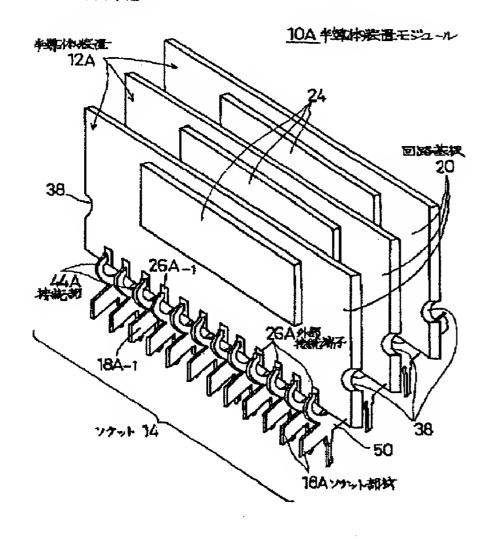
9 新株装料

26B

VED SIG GND ATTENT ATTEN

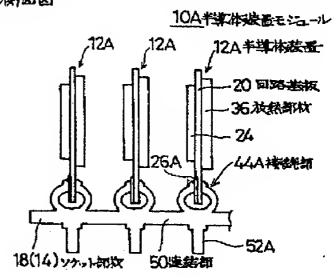
【図1】

本発明の第1 実施例である半導体接通モジュール の斜視図



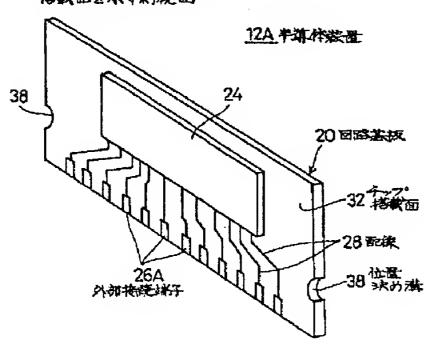
【図2】

本連明の第1 実施例である半導体装置モジュール の側面図



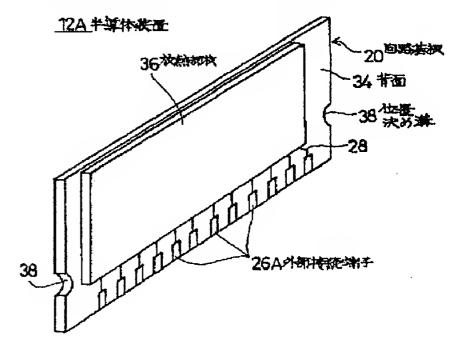
【図3】

本終明の第1実施例である半単体接置のチップ 搭載面を示す斜視面



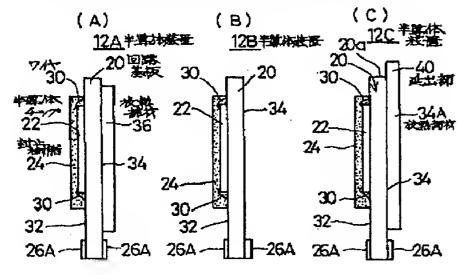
【図4】

本発明の第1実施例である半導体装置の背面を 示す斜視団



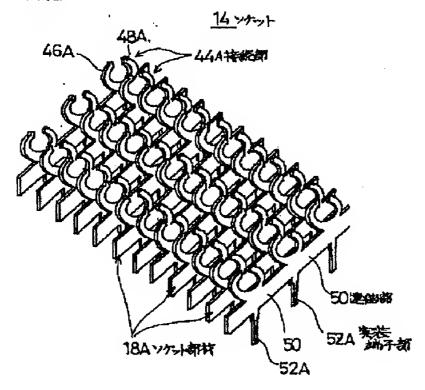
【図5】

- (A)は本発明の第1実施例である半等体技量の断面図、 (B)は本発明の第2実施例である半導体装置の断面図、 (C)は本発明の第3実施例である半導体装置の断面図、



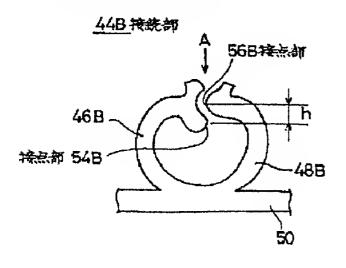
【図8】

本発明の第1実施例である半準体装置用ソケットを示す 斜视图



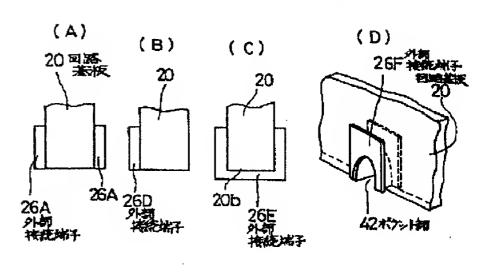
【図10】

本発明の第2 実施例である半導体波置用ソケット の接続部を拡大して示す図



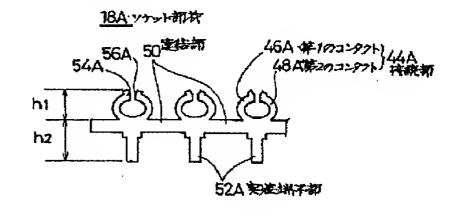
【図7】

外部接続端子の構成例を示す団



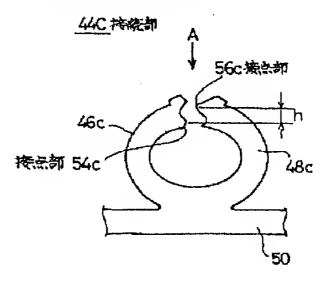
【図9】

本発明の第1実施例である半導体装置用ソケット 玄术中侧面图



【図11】

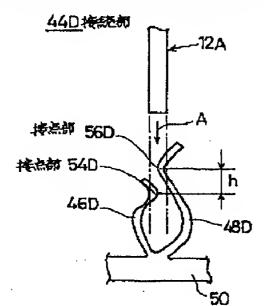
本発明の第3実施例である半導体装置用ソケット の接続部を拡大して示す図



【図12】

【図13】

本発明の第4実施例である半導体装置用 ソケットの接続都を拡大して示す図

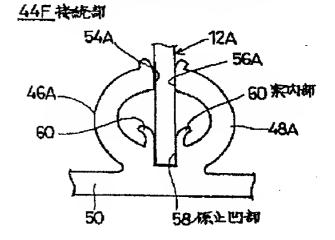


本発明の第5 実施例である 半草体装置用 ソケットの接続部を拡大して示す図

<u>44E</u>接続都 54A 56A 48A 58.係止四部 50

本発明の第6実施例である半単体被置用 ソケットの持続部を拡大して示す図

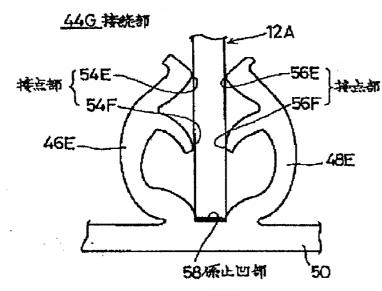
【図14】



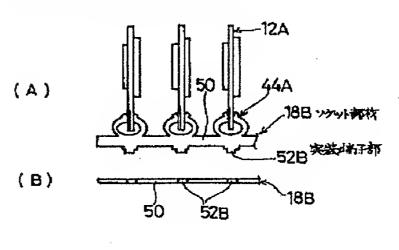
【図16】

【図15】

本発明の第7実施列である半算体接置用 ソケットの接続部を拡大して示す図



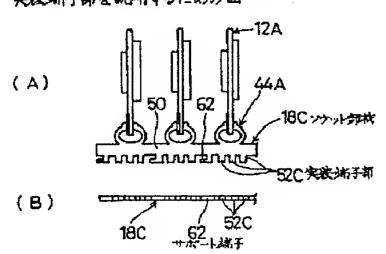
本窓明の第8実施例である半単体変置用ッケットの 実技術子都を説明するための図



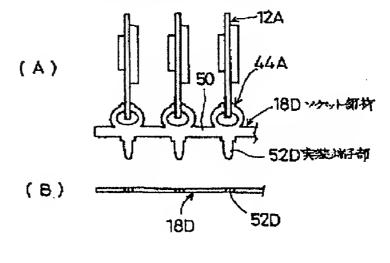
【図18】

【図17】

本発明の多り実施例であるギュー体技術用ッケットの実践場子都を説明するための図

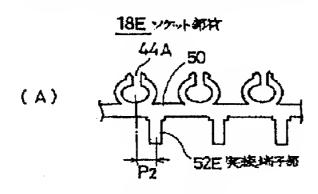


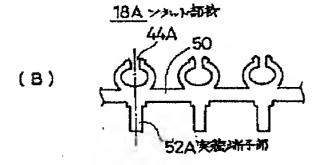
本発明の第10実施例である半算体鉄置用ソケット の実液端子部を説明するための図

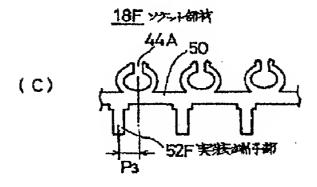


【図19】

本発明の第17実施例である半導体設置用ソケットの 実装端子都を説明するための図(その1)

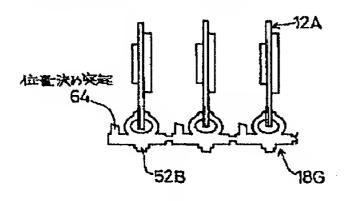






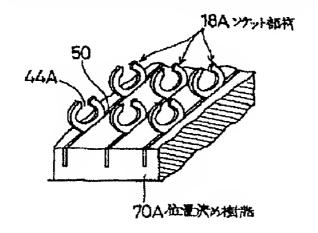
【図21】

本発明の第12実施例である半算体接置用ソケットの 位置決め突起を説明するための団



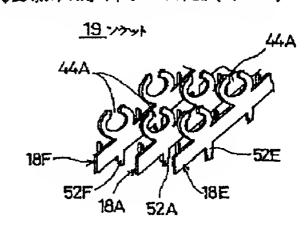
【図23】

本発明の第13実施例である半導体装置用ソケット の位置決め方法を説明するための斜視図(その1)



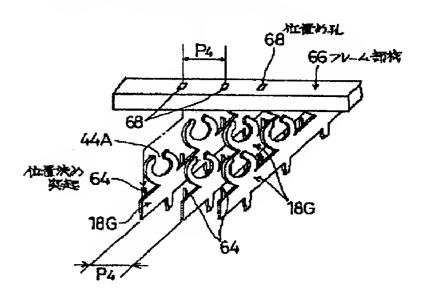
【図20】

本発明の第11実施例である半導体被量用ソケットの 実装場3部を説明するための図(その2)



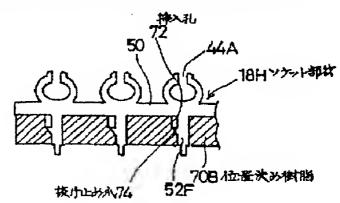
【図22】

本発明の第12実施例である半導体装置用ソケットの 位置決め方法を説用するための図



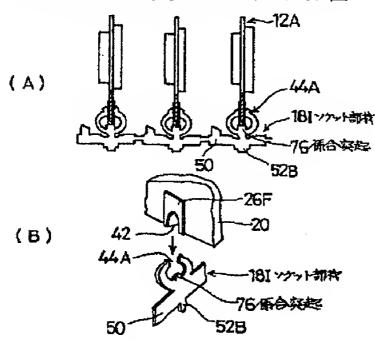
【図24】

本老明の第13実施例である半準体接置用ソケット の位置決め方法を説明するための断面図(その2)



【図25】

本発明の第14天施例である 半算体装置用ソケット 及び半算体装置の実践方法を説明するための図



【図27】

本発明の第15実施例である半導体接置用ッケットを用いた 半導体接置の実装構造を説明するための図

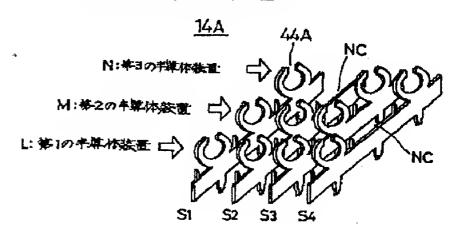
【図29】

本発明の第15 実施例である半導体装置用ソケットの 製造方法を説明するための図(その2)

181、77%) 新校 44A 44A 80B 50 X1 50 X1 80A 150 S2B V2

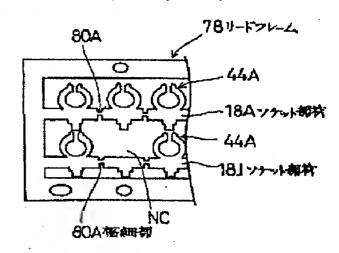
【図26】

本発明の第75実施例である半導体装置用ッケット の構成を説明するための図



【図28】

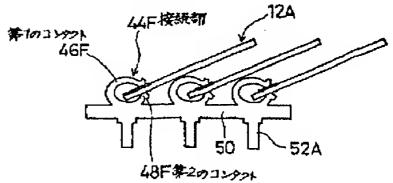
本発明の第15実施例である半導体接近用ッケットの 製造方法を説明するための図(その1)



【図30】

本発明の第-76実施例である半導体装置用ソケットの 構成を説明するための図

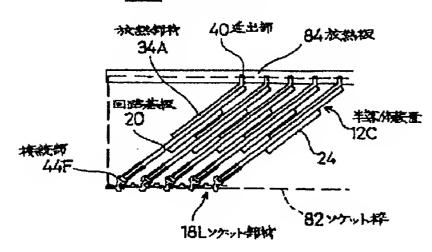
181_ソケット部林



【図31】

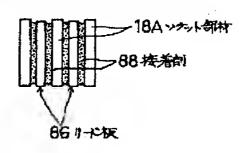
本発明の第2 実施例である半算体接置モジュール・ の振略構成図

108 半算体技術をジュール



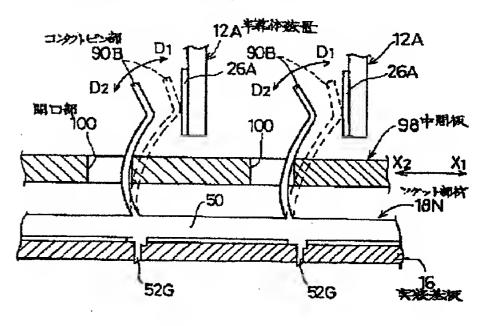
【図32】

本発明の第17実施例である半導体装置 ソケットの構成を説明するための図



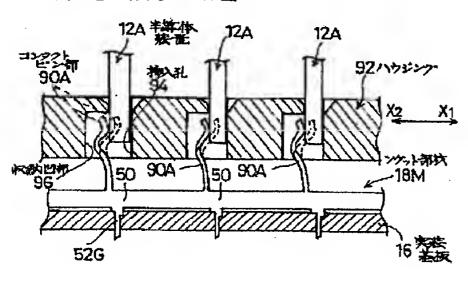
【図34】

本発明の第19実施例である半壁体装置用ソクットの 構成を説明するための図



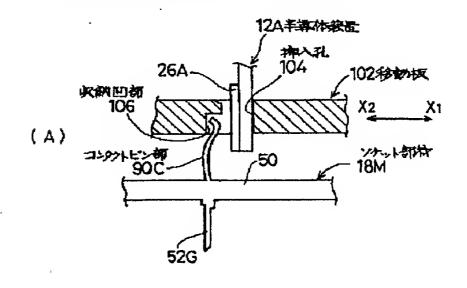
【図33】

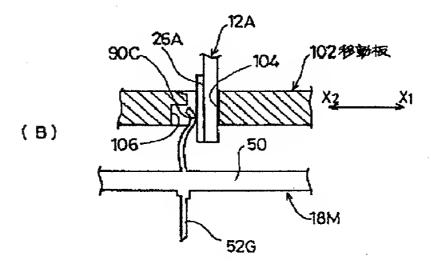
本港明の第18実施例である半導体接置用ソケットの 構成を範囲するための図



【図35】

本発明の第20実施例である半導体装置用ソケットの 構成を説明するための団





フロントページの続き

(72) 発明者 丸山 茂幸

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

(72) 発明者 河西 純一

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

(72) 発明者 川原 登志実

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

(72) 発明者 浜野 寿夫

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

(72) 発明者 久保田 義浩

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

(72) 発明者 大澤 満洋

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

(72) 発明者 米田 義之

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

(72) 発明者 辻 和人

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

(72) 発明者 松木 浩久

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内